

제목	<b>LCD 모니터용 17W 듀얼 출력 플라이백 컨버터(LinkSwitch™-HP LNK6774V 사용)에 대한 참조 디자인 보고서</b>
사양	90VAC~265VAC 입력, 5V, 1A 및 18V, 670mA 출력
애플리케이션	LCD 모니터
작성자	애플리케이션 엔지니어링 부서
문서 번호	RDR-321
날짜	2012년 9월 28일
개정	2.2

#### 요약 및 기능

- $\pm 5\%$  레귤레이션의 1 차측 레귤레이션 절연 플라이백 컨버터
- 132kHz 스위칭 주파수를 사용하여 소형 트랜스포머 및 소형 출력 필터 사용
- 효율 향상 및 출력 커패시터 리플 전류 감소를 위한 풀 부하 CCM(Continuous Conduction Mode)
- 멀티 모드로 작동되어 풀 부하 범위까지 효율을 극대화
- 230VAC, 50mW 대기 부하에서 입력 전력이 100mW 미만
- OVP, OTP, 브라운인/아웃, 입력 과전압 및 레귤레이션 상실(오토-리스트ार्ट)을 포함한 다양한 보호 기능
- EN-550022 및 CISPR-22 클래스 B 전도성 EMI 충족
- IEC61000-4-5 1kV/2kV 서지 충족

#### 특허 정보

여기에 설명한 제품 및 애플리케이션(제품의 외장 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허의 대상이 되거나 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허 신청의 대상이 될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 [www.powerint.com](http://www.powerint.com)에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <<http://www.powerint.com/ip.htm>>에 명시된 특정 특허권에 따라 라이선스를 부여합니다.

#### Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

Tel: +1 408 414 9200 Fax: +1 408 414 9201

[www.powerint.com](http://www.powerint.com)

## 목차

1	소개 .....	4
2	파워 서플라이 사양 .....	5
3	회로도 .....	7
4	회로 설명 .....	8
4.1	입력 정류 및 필터링 .....	8
4.2	LinkSwitch-HP 1 차측 .....	8
4.3	1 차측 RCD 클램프 .....	8
4.4	출력 정류 .....	9
4.5	외부 전류 제한 설정 .....	9
4.6	피드백 및 보정 네트워크 .....	9
5	PCB 레이아웃 .....	10
6	BOM .....	11
7	트랜스포머 디자인 스프레드시트 .....	12
8	트랜스포머 사양 .....	16
8.1	전기적 구성도 .....	16
8.2	전기적 사양 .....	16
8.3	재료 .....	16
8.4	트랜스포머 제작 구성도: .....	17
8.5	트랜스포머 구성: .....	17
8.6	트랜스포머 그림: .....	18
9	성능 데이터 .....	25
9.1	액티브 모드 효율 .....	25
9.2	스탠바이 입력 전력 및 효율 .....	27
9.3	18V 0.67A DC 부하 및 5V 1A 평균 부하에서 라인 레귤레이션 .....	29
9.4	피크, 최소 및 평균값 등의 지정된 동적 부하 프로파일에서의 출력 전압 .....	31
9.4.1	피크 및 최소 출력 전압에 대한 테스트 방법 .....	31
9.4.2	지정된 부하 프로파일에서 5V 출력 전압 .....	32
9.4.3	지정된 부하 프로파일에서 18V 출력 전압 .....	36
10	써멀 성능 .....	40
11	파형 .....	42
11.1	드레인 전압 및 전류, 정상 작동 .....	42
11.2	드레인 전압 및 전류 스타트업 프로파일 .....	42
11.3	출력 전압 스타트업 프로파일 및 입력 전압 .....	43
11.4	5V 과도 부하 응답 .....	44
11.4.1	1500mA 단계 부하 및 고정 18V, 0.67A DC 부하에 대해 5V 500mA 로 5V 과도 부하 테스트 .....	44
11.4.2	지정된 부하 프로파일로 5V 과도 부하 테스트 .....	45
11.4.3	지정된 부하 프로파일로 18V 과도 부하 테스트 .....	46
11.5	출력 리플 및 노이즈 측정 .....	47



11.5.1	리플 측정 기술 .....	47
11.5.2	18V 최대 부하 및 5V 1A 일정 부하로 18V 리플 테스트 .....	48
11.5.3	18V 최대 부하 및 5V 1A 일정 부하로 5V 리플 테스트 .....	49
12	보호 기능 .....	50
12.1	회로 단락 상태에서 오토 리스타트 .....	50
12.2	출력 과전압 보호 .....	50
12.3	브라운인 및 브라운아웃 테스트 .....	51
13	라인 서지 .....	52
14	ESD .....	52
15	풀 부하에서 EMI 테스트 .....	53
16	개정 내역 .....	55

**중요 사항:**

이 기판은 안전 절연거리 요구 사항에 맞도록 디자인되었지만 엔지니어링 프로토타입은 아직 기관 승인을 받지 않은 상태입니다. 따라서 **AC** 입력을 프로토타입 보드에 제공하도록 절연 트랜스포머를 사용하여 모든 테스트를 수행해야 합니다.



### 1 소개

이 보고서에서는 LinkSwitch-HP IC 제품군의 LNK6774V 를 사용하는 유니버설 입력, 5 V/1000mA 및 18V/670mA 절연 플라이백 컨버터에 대해 설명합니다. 이 보고서에는 파워 서플라이의 전체 사양, 세부 회로도, 서플라이 제작에 필요한 전체 BOM, 파워 트랜스포머에 대한 다양한 문서 및 가장 중요한 전기 파형의 파형 선도 및 테스트 데이터가 포함되어 있습니다.

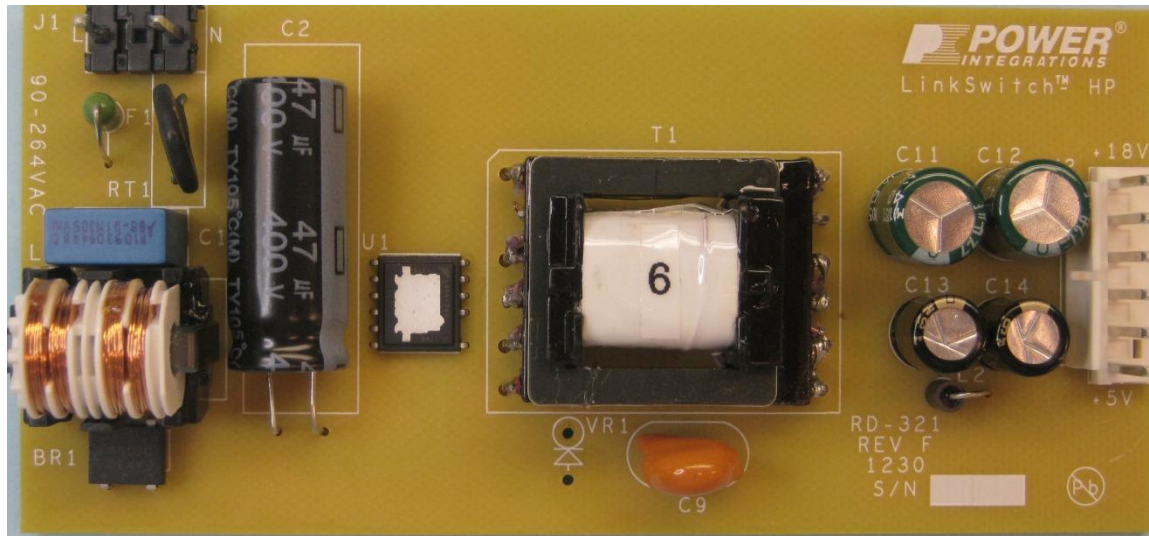


Figure 1 – Prototype Top View.

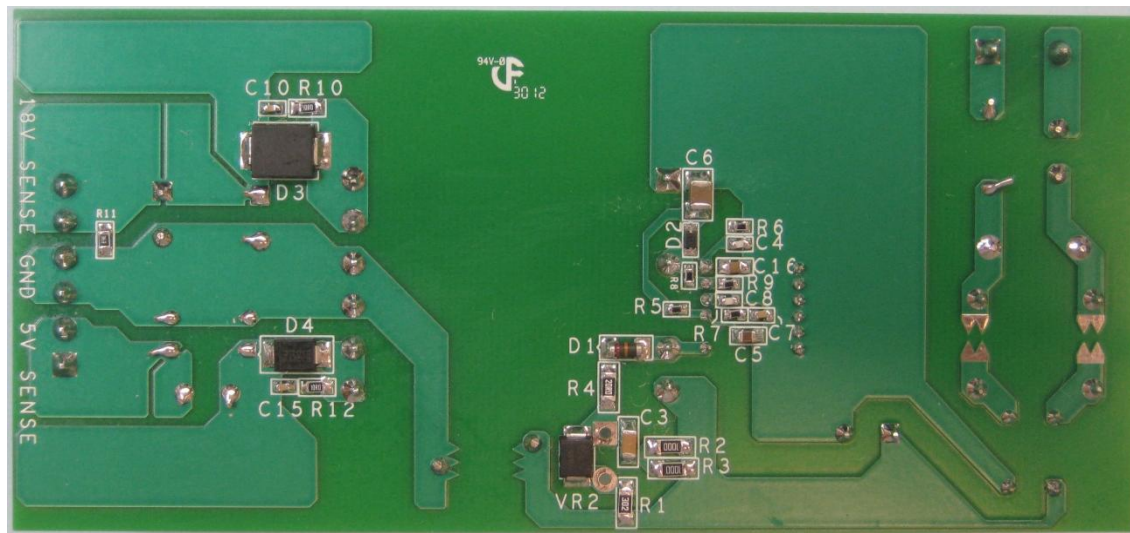


Figure 2 – Prototype Bottom View.

## 2 파워 서플라이 사양

아래 표는 디자인의 최소 허용 성능을 나타냅니다. 실제 성능은 결과 섹션에 나열되어 있습니다.

설명	기호	최소	일반	최대	단위	설명
<b>입력</b>						
전압	$V_{IN}$	90		265	VAC	2 선 - P.E. 없음
주파수	$f_{LINE}$	47	50/60	64	Hz	
대기 시 입력 전력				100	mW	230VAC, 5V 0.01A, 18V 무부하
<b>출력</b>						
출력 전압 1	$V_{OUT1}$	4.75	5	5.25	V	
출력 리플 전압 1	$V_{RIPPLE1}$			100	mVpp	일정 상태 부하에서 20MHz 대역폭
출력 전류 1	$I_{OUT1}$	0.01		1500	mA	아래 부하 프로파일 참조
출력 전압 과도 1	$V_{TRANSIENT1}$	4.75		5.5	V	아래 부하 프로파일 참조
출력 전압 2	$V_{OUT2}$	16.2	18	26	V	
출력 리플 전압 2	$V_{RIPPLE2}$				mV	20MHz 대역폭
출력 전류 2	$I_{OUT2}$	0		670	mA	아래 부하 프로파일 참조
출력 전압 과도 2	$V_{TRANSIENT2}$	16.2		28	V	아래 부하 프로파일 참조
<b>총 출력 전력</b>						
연속 출력 전력	$P_{OUT}$	0.05		17.1	W	
<b>효율</b>						
풀 부하 효율	$\eta$	80			%	90VAC 및 풀 부하
<b>환경</b>						
전도성 EMI		CISPR22B/EN55015B 충족				
안정성		IEC950, UL1950 클래스 II 를 충족하도록 디자인됨				
서지	DM	1			kV	1.2/50 $\mu$ 서지, IEC 1000-4-5, 직렬 임피던스: 디퍼렌셜 모드: 2 $\Omega$ 커먼 모드: 12 $\Omega$
	CM	2				
ESD	공기	-15		15	kV	출력 커넥터로 공중 방전
	접촉	-6		6	kV	출력 커넥터로 접촉 방전
주변 온도	$T_{AMB}$	0		40	$^{\circ}C$	자유대류, 임해고도



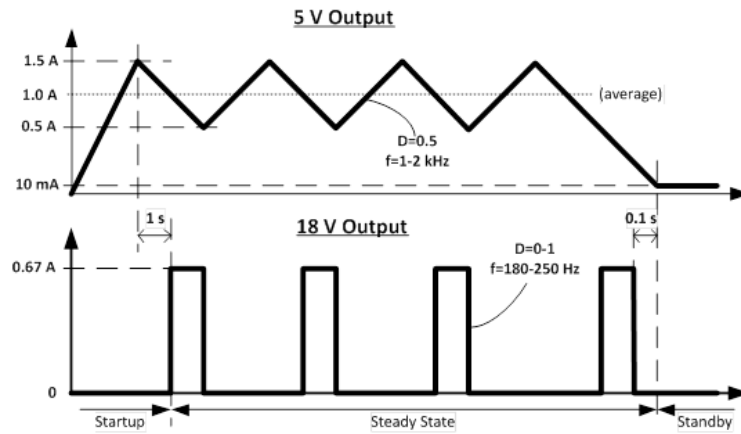


Figure 3 – Typical LCD Monitor Load Profile.

3 회로도

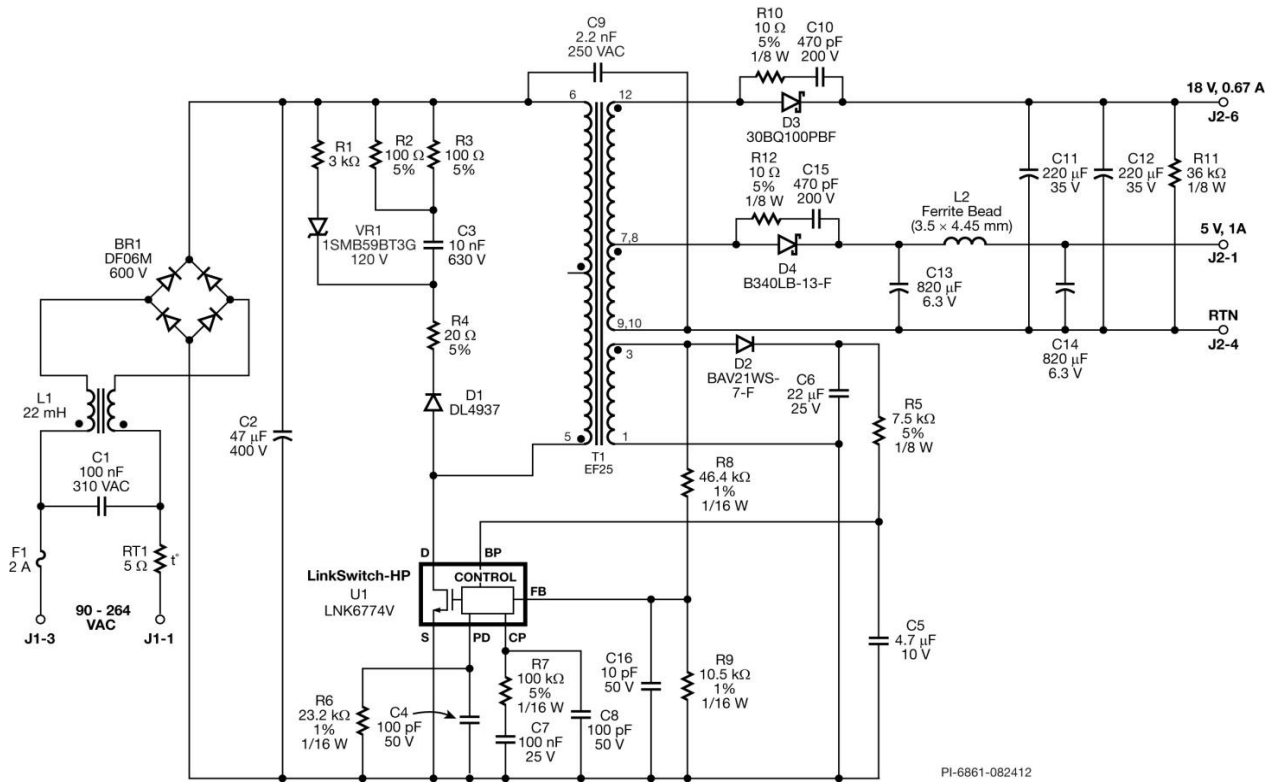


Figure 4 – Circuit Schematic.

## 4 회로 설명

### 4.1 입력 정류 및 필터링

브리지 정류기 BR1 이 C2 로 필터링되는 AC 입력을 정류합니다. 인덕터 L1, C1 및 C2 가 디퍼렌셜 모드 및 커먼 모드 전도성 EMI 를 감소시키는 데 사용됩니다. 커먼 모드 EMI 변위 전류를 감소시키기 위해 트랜스포머 T1 구성에 차폐 기술(E-Shield™)이 사용되었습니다. 이 필터 배열, 고유의 E-Shield 기술은 IC 의 주파수 지터링 기능과 함께 Y 커패시터 및 1 차측 RCD 클램프 회로가 포함된 이 솔루션에 뛰어난 EMI 성능을 제공합니다.

### 4.2 LinkSwitch-HP 1 차측

LNK6774V 디바이스(U1)는 오실레이터, 에러 증폭기와 멀티모드 컨트롤 회로, 스타트업 및 보호 회로, 고전압 전력 MOSFET 을 모두 하나의 모놀리식 IC 에 통합하였습니다.

전력 트랜스포머의 한쪽은 고전압 버스에 연결되어 있고 다른쪽은 U1 의 DRAIN 핀에 연결되어 있습니다. 스위칭 사이클 시작 시 컨트롤러가 파워 MOSFET 을 켜고 1 차측 권선에서 전류가 증가하여 트랜스포머의 코어에 에너지를 저장합니다. 해당 전류가 내부 에러 증폭기의 출력에 의해 설정된 제한 기준값에 도달하면(CP 핀 전압), 컨트롤러가 파워 MOSFET 을 끕니다. 출력 다이오드의 방향 및 트랜스포머 권선의 위상으로 인해 저장된 에너지가 2 차측 권선의 전압을 유도하여, 출력 다이오드를 순방향으로 바이어스하고 저장된 에너지가 출력 커패시터에 공급됩니다.

BP 핀에 연결된 커패시터 C5(4.7μF)가 OVP(과전압 보호), 레귤레이션 상실 보호(오토 리스타트) 및 OTP(과열 보호) 기능을 지정된 OFF 기간(일반적으로 1500ms) 후 자동 재시작 시도로 설정합니다. 래칭 OTP 와 OVP 등의 다른 기능 조합을 다양한 커패시터 값으로 프로그래밍할 수 있습니다. 자세한 내용은 LinkSwitch-HP 데이터 시트를 참조하십시오.

### 4.3 1 차측 RCD 클램프

다이오드 D1, VR1, C3, R1, R2, R3 및 R4 는 LinkSwitch-HP 의 전압 스트레스를 제한하는 데 사용되는 RCD 스너버를 구성합니다. 따라서 피크 드레인 전압은 일반적으로 265VAC 에서 580V 미만으로 제한되어 725V 드레인 전압(BV<sub>DSS</sub>)에 상당한 마진을 제공합니다. 제너 VR1 은 스위칭 사이클마다 커패시터 C3 이 완전히 방전되는 것을 방지하여 대기 작업 동안 전력 소비를 줄여줍니다.

다이오드 D1, R2, VR1, C3, R5 및 R6 은 LinkSwitch-HP 의 전압 스트레스를 제한하는 데 사용되는 RCD 스너버를 구성합니다. 따라서 피크 드레인 전압은 일반적으로 265VAC 에서 580V 미만으로 제한되어 700V 드레인 전압(BV<sub>DSS</sub>)에 상당한 마진을 제공합니다.





#### 4.4 출력 정류

다이오드 D3 에서 18V 출력의 출력 정류를 제공하고 커패시터 C11 및 C12 에서 필터링을 제공합니다. R10 및 C10 으로 구성된 스너버는 EMI 개선을 위한 높은 주파수 필터링을 제공합니다. 다이오드 D4 에서 5V 출력의 출력 정류를 제공하고 커패시터 C13 및 C14 와 인덕터 L2 에서 필터링을 제공합니다. R12 및 C15 으로 구성된 스너버는 EMI 개선을 위한 높은 주파수 필터링을 제공합니다.

#### 4.5 외부 전류 제한 설정

최대 사이클 단위 전류 제한은 PD 핀에 연결된 저항 R6에 의해 설정됩니다. 이 디자인에서는 23.2k $\Omega$  저항이 최대 전류 제한을 LNK6774V의 기본 전류 제한의 60%로 설정합니다.

#### 4.6 피드백 및 보정 네트워크

플라이백 기간 동안 출력 전압은 바이어스 권선 및 저항 분배기(R8 및 R9)를 통해 센싱됩니다. 센싱된 출력 전압은 FB 핀 기준값과 비교해 출력을 레귤레이션하거나 과전압 상태가 감지될 경우 스위칭을 중지합니다(OVP). 이 1 차측 레귤레이션(PSR) 솔루션은 LinkSwitch-HP 로 디자인된 파워 서플라이로써 옴토크플러(파워 서플라이의 수명을 크게 감소시킴)가 필요하지 않으므로 시스템의 수명을 늘려줄 뿐 아니라 시스템 비용도 줄여줍니다.

파워 MOSFET 온 타임 동안 버스 전압을 간접적으로 모니터링하기 위해 전압 드라이버 R8 및 R9 도 사용되었습니다. 스타트업 시 버스 전압이 일반적으로 100V(브라운인 기준값)에 도달한 경우에만 IC 에서 스위칭할 수 있습니다. 예를 들어, 브라운 아웃 상태에서 버스 전압이 일반적으로 40V 아래로 떨어지면 디바이스에서 스위칭을 중지합니다(브라운아웃 보호). 버스 전압이 과도한 수준에 도달하면(예: 라인 서지로 인해) 디바이스에서 스위칭을 중지합니다. 또한, 사이클 단위 전류 제한은 입력에 따라 보정되어 사용 가능한 과부하 전력을 제한합니다. 자세한 내용은 디바이스 데이터시트를 참조하십시오.

FB 핀에서 센싱된 전압은 CP 핀에서 컨트롤 전압을 생성합니다. 저항 R7 및 커패시터 C7 과 C8 은 컨트롤 루프 보정을 위해 사용됩니다. 1 차측 동작 피크 전류와 동작 스위칭 주파수는 CP 핀 전압에 의해 결정됩니다.



### 5 PCB 레이아웃

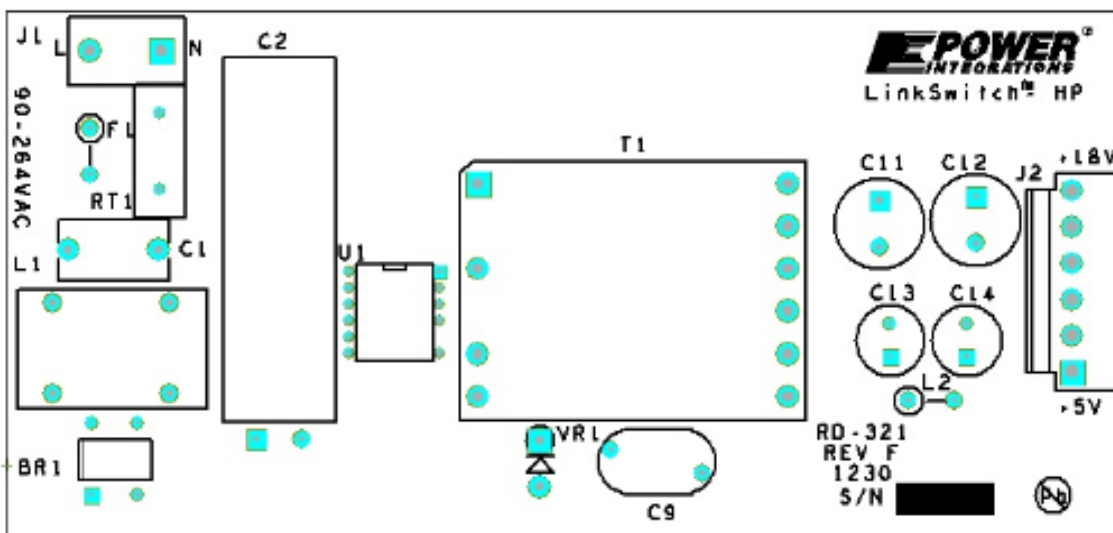


Figure 5 – PCB Top Side.

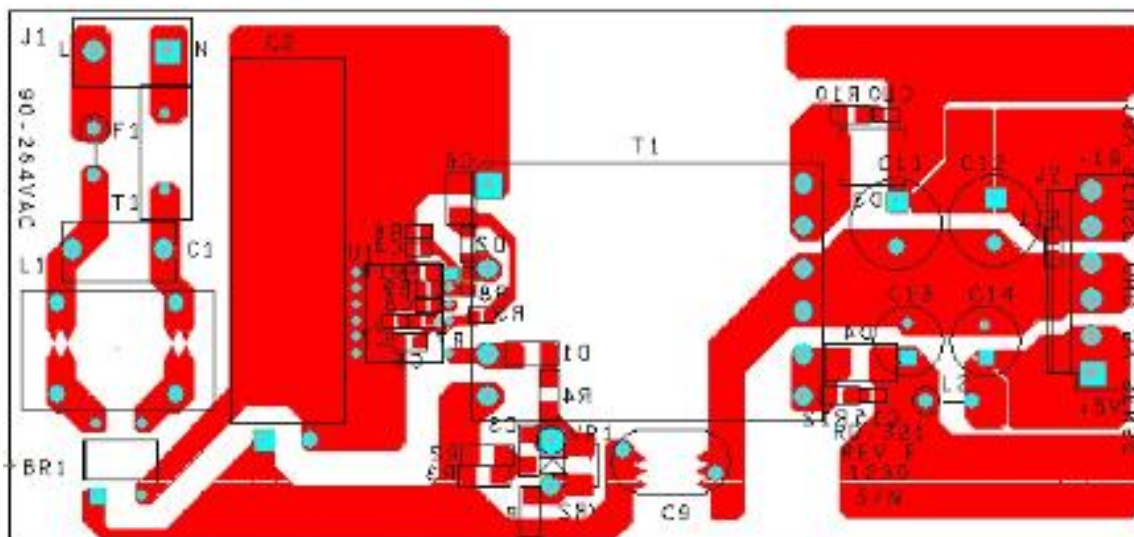


Figure 6 – PCB Bottom Side.

## 6 BOM

Item	Qty	Ref Des	Description	Mfg Part Number	Mfg
1	1	BR1	600 V, 1 A, Bridge Rectifier, DFM package	DF06M	Diodes, Inc.
2	1	C1	100 nF, 310 VAC, Film, X2	B32921C3104M	Epcos
3	1	C2	47 $\mu$ F, 400 V, Electrolytic, Low ESR, (12.5 x 30)	EPAG401ELL470MK30S	Nippon Chemi-Con
4	1	C3	10 nF, 630 V, Ceramic, X7R, 1206	C1206C103KBRACU	Kemet
5	2	C4 C8	100 pF 50 V, Ceramic, NPO, 0603	CC0603JRNPO9BN101	Yageo
6	1	C5	4.7 $\mu$ F, 10 V, Ceramic, X7R, 0805	C0805C475K8PACTU	Kemet
7	1	C6	22 $\mu$ F, 25 V, Ceramic, X5R, 1210	ECJ-4YB1E226M	Panasonic
8	1	C7	100 nF, 25 V, Ceramic, X7R, 0603	VJ0603Y104KNXAO	Vishay
9	1	C9	2.2 nF, Ceramic, Y1	440LD22-R	Vishay
10	2	C10 C15	470 pF, 200 V, Ceramic, X7R, 0603	06032C471KAT2A	AVX
11	2	C11 C12	220 $\mu$ F, 35 V, Electrolytic, Very Low ESR, 53 m $\Omega$ , (10 x 12.5)	EKZE350ELL221MJC5S	Nippon Chemi-Con
12	2	C13 C14	820 $\mu$ F, 6.3 V, Electrolytic, Low ESR, (8 x 11.5)	UHN0J821MPD	Nichicon
13	1	C16	10 pF, 50 V, Ceramic, NPO, 0805	ECJ-2VC1H100D	Panasonic
14	1	D1	600 V, 1 A, Rectifier, Fast Recovery, MELF (DL-41)	DL4937-13-F	Diodes, Inc.
15	1	D2	250 V, 0.2 A, Fast Switching, 50 ns, SOD-323	BAV21WS-7-F	Diodes, Inc.
16	1	D3	100 V, 3 A, Schottky, SMC	30BQ100PBF	Vishay
17	1	D4	40 V, 3 A, Schottky, SMD, DO-214AA	B340LB-13-F	Diodes, Inc.
18	1	F1	Fuse, Pico, 2 A, 250 V, Fast, Axial	0263002.MXL	Littlefuse Inc.
19	1	J1	CONN HEADER 3POS (1x3).156 VERT TIN	26-64-4030	Molex
20	1	J2	CONN HEADER 6POS (1x6).156 VERT TIN	26-60-4060	Molex
21	1	L1	22 mH, 0.4 A, Common Mode Choke	ELF18D290C	Panasonic
22	1	L2	3.5 mm x 4.45 mm, 68 $\Omega$ at 100 MHz, #22 AWG hole, Ferrite Bead	2743001112	Fair-Rite
23	1	R1	3 k $\Omega$ , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ302V	Panasonic
24	2	R2 R3	100 $\Omega$ , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ 101V	Panasonic
25	1	R4	20 $\Omega$ , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ 200V	Panasonic
26	1	R5	7.5 k $\Omega$ , 1%, 1/16 W, Thick Film, 0603	ERJ-3GEYJ 752V	Panasonic
27	1	R6	23.2 k $\Omega$ , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF2322V	Panasonic
28	1	R7	100 k $\Omega$ , 5%, 1/16 W, Thick Film, 0603	ERJ-3GEYJ 104V	Panasonic
29	1	R8	46.4 k $\Omega$ , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF4642V	Panasonic
30	1	R9	10.5 k $\Omega$ , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF1052V	Panasonic
31	2	R10 R12	10 $\Omega$ , 5%, 1/8 W, Thick Film, 0805	ERJ-6 GEYJ100V	Panasonic
32	1	R11	36 k $\Omega$ , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ363V	Panasonic
33	1	RT1	NTC Thermistor, 5 Ohms, 4.7 A	CL-150	Thermometrics
34	1	T1	Bobbin, EF25, Horizontal, 12 pins Transformer	YC2504 SNX-R1652	Ying Chin Santronics USA
35	1	U1	LinkSwitch-HP, eDIP-12P	LNK6774V	Power Integrations
36	1	VR1	120 V, 550 mW, 5%, SMB, 403A	1SMB59xxBT3G	Semiconductor
37	1	VR2	OPEN	OPEN	



## 7 트랜스포머 디자인 스프레드시트

ACDC_LinkSwitch-HP_051612; Rev.0.13; Copyright Power Integrations 2012	INPUT	OUTPUT	UNIT	LinkSwitch-HP Flyback Transformer Design Spreadsheet
<b>ENTER APPLICATION VARIABLES</b>				
VACMIN	90	90	V	Minimum AC Input Voltage
VACMAX	265	265	V	Maximum AC Input Voltage
fL	50	50	Hz	AC Mains Frequency
VO	5	5	V	Output Voltage (main)
PO	17	17	W	Output Power
n	0.82	0.82		Efficiency Estimate
Z	0.50	0.50		Loss Allocation Factor
VB	10	10	V	Bias Voltage
tC	3	3	ms	Bridge Rectifier Conduction Time Estimate
CIN	47	47	uF	Input Filter Capacitor
<b>ENTER LINKSWITCH-HP VARIABLES</b>				
LinkSwitch-HP	LNK6774V		LNK6774V	
ILIMITMIN		0.967	A	Minimum Current limit
ILIMITMAX		1.113	A	Maximum current limit
KI	0.60	0.600	A	Current limit reduction factor
ILIMITMIN_EXT			0.580	A
ILIMITMAX_EXT			0.668	A
fS		132000	Hz	LinkSwitch-HP Switching Frequency: Choose between 132 kHz and 66 kHz
fSmin		124000	Hz	LinkSwitch-HP Minimum Switching Frequency
fSmax		140000	Hz	LinkSwitch-HP Maximum Switching Frequency
KP	0.5	0.50		Ripple to Peak Current Ratio (0.4 < KP < 6.0)
VOR	110	110.00	V	Reflected Output Voltage
Voltage Sense				
VUVON			100	100.00
VUVOFF			42.55	V
VOV			446.26	V
FMAX_FULL_LOAD		132885	Hz	Maximum switching frequency at full load
FMIN_FULL_LOAD		117698	Hz	Minimum switching frequency at full load
TSAMPLE_FULL_LOAD				
TSAMPLE_LIGHT_LOAD		1.77	us	Minimum available Diode conduction time at light load. This should be greater than 1.11 us



Rpd		23.20	k-ohm	Program delay Resistor
Cpd	10	10.00	nF	Program delay Capacitor
Total programmed delay		0.06	sec	Total program delay
VDS		4.11	V	LinkSwitch-HP on-state Drain to Source Voltage
VD				
VDB			0.70	V
<b>ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES</b>				
Core Type	EF25			
Core		EF25		Selected Core
Custom Core				Enter name of custom core is applicable
AE	0.5180	0.518	cm^2	Core Effective Cross Sectional Area
LE	5.7800	5.78	cm	Core Effective Path Length
AL	2000.0	2000	nH/T^2	Ungapped Core Effective Inductance
BW	15.6	15.6	mm	Bobbin Physical Winding Width
M	0.00	0.00	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L			4.00	4
NS	3.00	3		Number of Secondary Turns
<b>DC INPUT VOLTAGE PARAMETERS</b>				
VMIN	85	85	V	Minum DC Input Voltage
VMAX	375	375	V	Maximum DC Input Voltage
<b>CURRENT WAVEFORM SHAPE PARAMETERS</b>				
DMAX		0.58		Maximum Duty Cycle
Iavg		0.24	A	
IP		0.56	A	Peak Primary Current
IR				
IRMS		0.33	A	Primary RMS Current
<b>TRANSFORMER PRIMARY DESIGN PARAMETERS</b>				
LP_TYP		1436	uH	Typical Primary Inductance
LP_TOL	7	7	%	Primary inductance Tolerance
NP		60		Primary Winding Number of Turns
NB		6		Bias Winding Number of Turns
ALG		399	nH/T^2	Gapped Core Effective Inductance
BM		2607	Gauss	Maximum Flux Density at PO, VMIN (BM<3000)
BP		3301	Gauss	Peak Flux Density (BP<3700)
BAC		652	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)



ur		1776		Relative Permeability of Ungapped Core
LG		0.13	mm	Gap Length (Lg > 0.1 mm)
BWE		62.4	mm	Effective Bobbin Width
OD	0.32	0.32	mm	Maximum Primary Wire Diameter including insulation
INS		0.05	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA		0.27	mm	Bare conductor diameter
AWG		30	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM				
CMA		310	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
<b>FEEDBACK SENSING SECTION</b>				
RFB1		37.40	k-ohms	Feedback divider upper resistor
RFB2				
<b>TRANSFORMER SECONDARY DESIGN PARAMETERS (SINGLE OUTPUT EQUIVALENT)</b>				
Lumped parameters				
ISP		11.29	A	Peak Secondary Current
ISRMS		5.61	A	Secondary RMS Current
IO		3.40	A	Power Supply Output Current
IRIPPLE		4.46	A	Output Capacitor RMS Ripple Current
CMS		1122	Cmils	Secondary Bare Conductor minimum circular mils
AWGS		19	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
DIAS		0.91	mm	Secondary Minimum Bare Conductor Diameter
ODS				5.20
INSS		2.14	mm	Maximum Secondary Insulation Wall Thickness
<b>VOLTAGE STRESS PARAMETERS</b>				
VDRAIN		626	V	Peak voltage across drain to source of Linkswitch-HP
PIVS		24	V	Output Rectifier Maximum Peak Inverse Voltage
PIVB				
<b>TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)</b>				
1st output				
VO1	5.00	5	V	Output Voltage
IO1	1.00	1.00	A	Output DC Current
PO1		5.00	W	Output Power
VD1	0.35	0.35	V	Output Diode Forward Voltage Drop
NS1		2.92		Output Winding Number of Turns
ISRMS1		1.651	A	Output Winding RMS Current



IRIPPLE1		1.31	A	Output Capacitor RMS Ripple Current
PIVS1		23	V	Output Rectifier Maximum Peak Inverse Voltage
CMS1		330	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1		24	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1		0.51	mm	Minimum Bare Conductor Diameter
ODS1		5.35	mm	Maximum Outside Diameter for Triple Insulated Wire
<b>2nd output</b>				
VO2	18.00		V	Output Voltage
IO2	0.67		A	Output DC Current
PO2		12.06	W	Output Power
VD2	0.50	0.5	V	Output Diode Forward Voltage Drop
NS2		10.09		Output Winding Number of Turns
SRMS2		1.106	A	Output Winding RMS Current
IRIPPLE2		0.88	A	Output Capacitor RMS Ripple Current
PIVS2		81	V	Output Rectifier Maximum Peak Inverse Voltage
CMS2		221	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS2		26	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS2		0.41	mm	Minimum Bare Conductor Diameter
ODS2		1.55	mm	Maximum Outside Diameter for Triple Insulated Wire



## 8 트랜스포머 사양

### 8.1 전기적 구성도

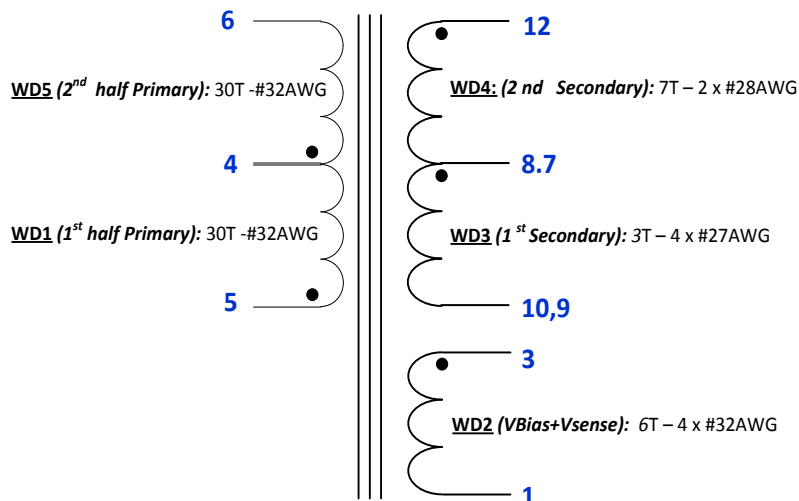


Figure 7 – Transformer Electrical Diagram.

### 8.2 전기적 사양

<b>Electrical Strength</b>	1 second, 60 Hz, from pins 1-6 and pins 7-12.	3000 VAC
<b>Primary Inductance</b>	Pins 5-6, all other windings open, measured at 100 kHz, 0.4 VRMS.	1436 $\mu$ H $\pm$ 7%
<b>Resonant Frequency</b>	Pins 5-6, all other windings open.	1500 kHz (Min.)
<b>Primary Leakage Inductance</b>	Pins 5-6, with pins 7-12 shorted, measured at 100 kHz, 0.4 VRMS.	15 $\mu$ H (Max.)

### 8.3 재료

Item	Description
[1]	Core: EF25, TDK PC44-EF25Z, and gapped ALG 398.9 nH/T <sup>2</sup> .
[2]	Bobbin: EF25-Horizontal, 12 pins (6/6), Ying Chin, P/N: YC-2504.
[3]	Magnet wire: #32 AWG Solderable, double coated.
[4]	Magnet wire: #27 AWG Solderable, double coated.
[5]	Magnet wire: #28 AWG Solderable, double coated.
[6]	Teflon tube: Alpha Wire, TFT, or equivalent.
[7]	Tape: 3M 44 Margin tape (cream), 3.5 mm wide, or equivalent.
[8]	Tape: 3M 1298 Polyester Film, 8.6 mm wide, 2.0 mils thick, or equivalent.
[9]	Tape: 3M 1298 Polyester Film, 15.6 mm wide, 2.0 mils thick, or equivalent.
[10]	Varnish: Dolph BC-359, or equivalent.





8.4 트랜스포머 제작 구성도:

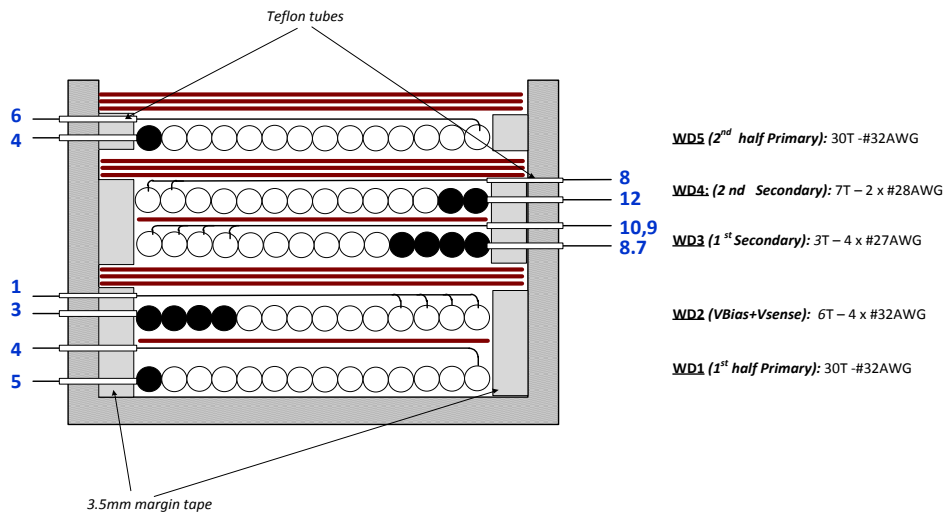


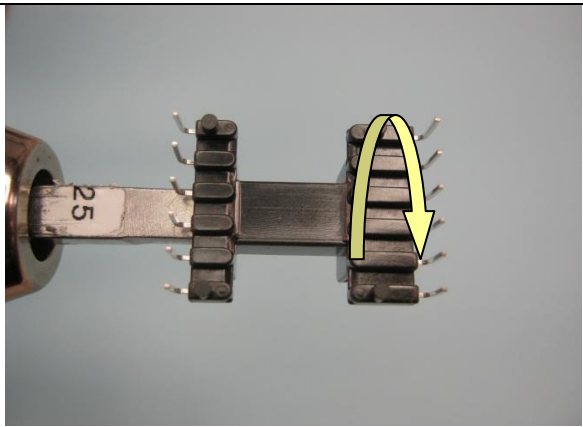
Figure 8 – Transformer Build Diagram.

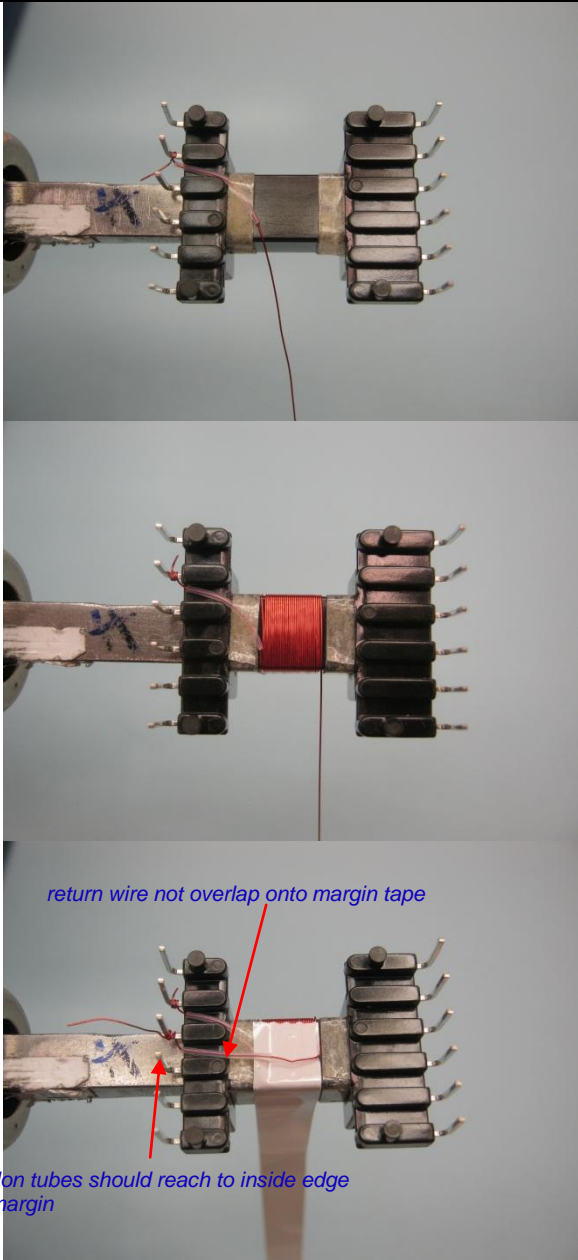
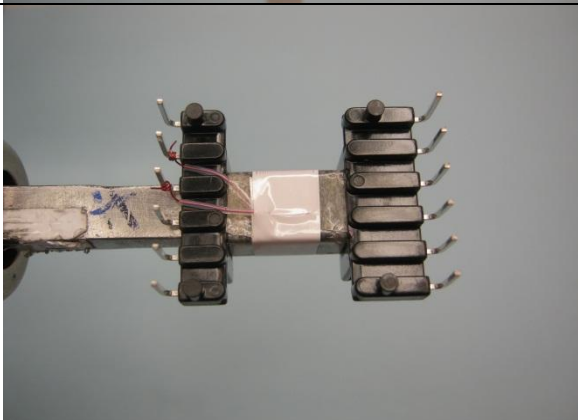
8.5 트랜스포머 구성:

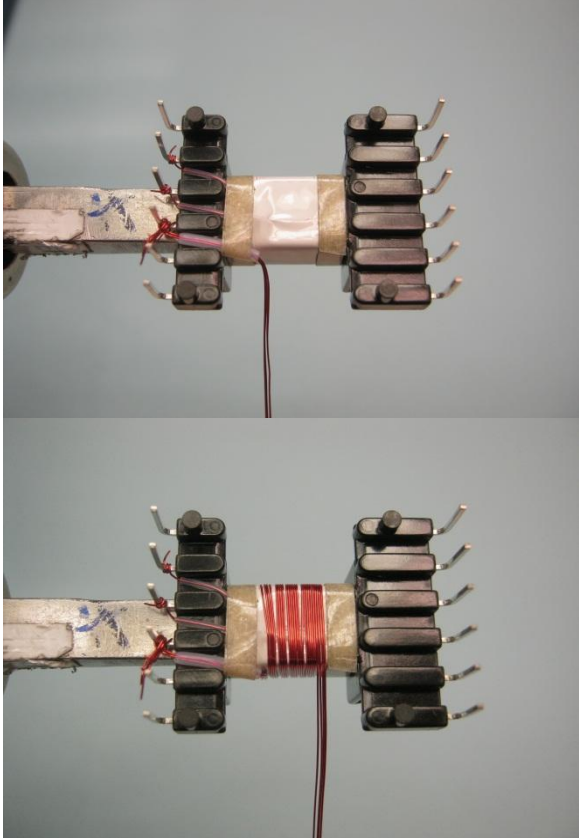
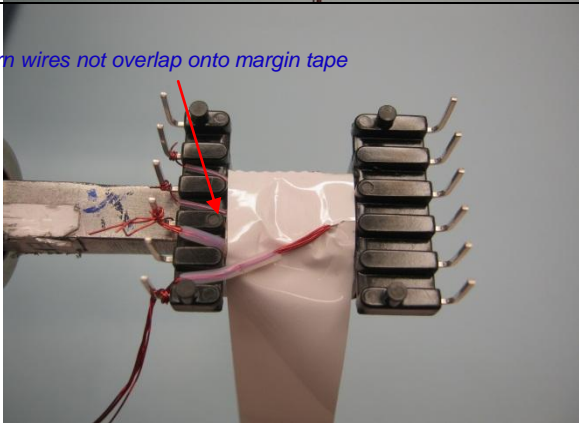
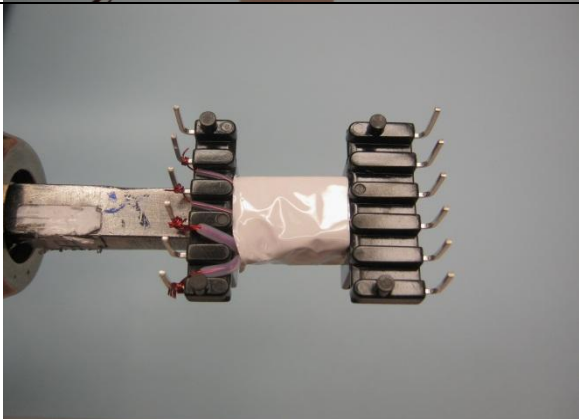
<b>Winding preparation</b>	Place the bobbin item [2] on the mandrel with the primary side is on the left side. Winding direction is clockwise direction. Margin tape item [7] should be applied for all windings. <u>Note:</u> Teflon tubes item [6] should be inserted into all wire ends and reach to inside edge of margin tapes. Return wires should be inside the winding section and not overlap on the margin tape. (See pictures below).
<b>WD1 1<sup>st</sup> Half Primary</b>	Start at pin 5, wind 30 turns of wire item [3] from left to right with tight tension, at the last turn bring the wire back to the left, and terminate at pin 4.
<b>Insulation</b>	Place 1 layer of tape item [8].
<b>WD2 VBias+VSense</b>	Start at pin 3, wind 6 quad-filar turns of wire item [3] from left to right with tight tension, at the last turn bring the wire back to the left, and terminate at pin 1.
<b>Insulation</b>	Place 3 layers of tape item [9].
<b>WD3 1<sup>st</sup> Secondary</b>	Start at pins 8,7, wind 3 quad-filar turns of wire item [4] from right to left, spread the wire evenly, at the last turn bring the wire back to the right, and terminate at pin 10,9.
<b>Insulation</b>	Place 1 layer of tape item [8].
<b>WD4 2<sup>nd</sup> Secondary</b>	Start at pins 12, wind 7 bi-filar turns of wire item [5] from right to left, spread the wire evenly, at the last turn bring the wire back to the right, and terminate at pin 8.
<b>Insulation</b>	Place 3 layers of tape item [9].
<b>WD5 2<sup>nd</sup> Half Primary</b>	Start at pin 4, wind 30 turns of wire item [3] from left to right with tight tension, at the last turn bring the wire back to the left, and terminate at pin 6.
<b>Final Assembly</b>	Grind and secure core halves with tape. Vanish item [10].



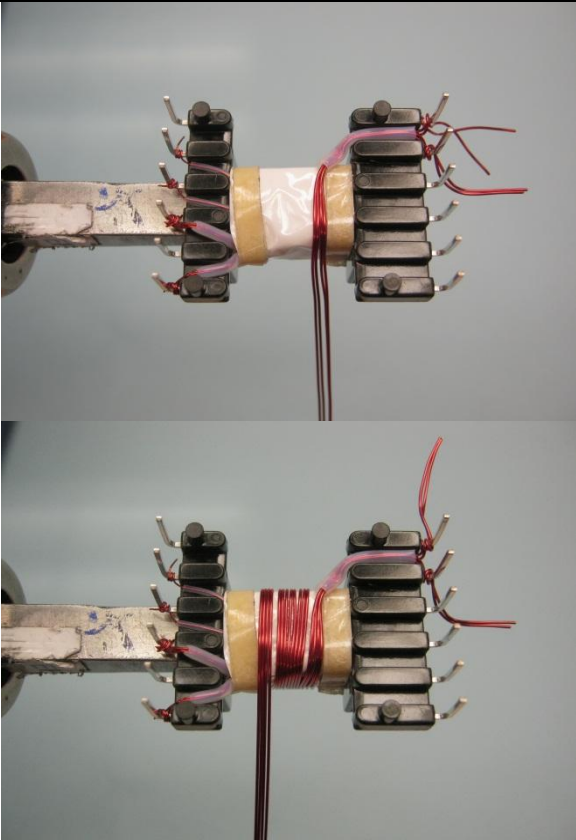
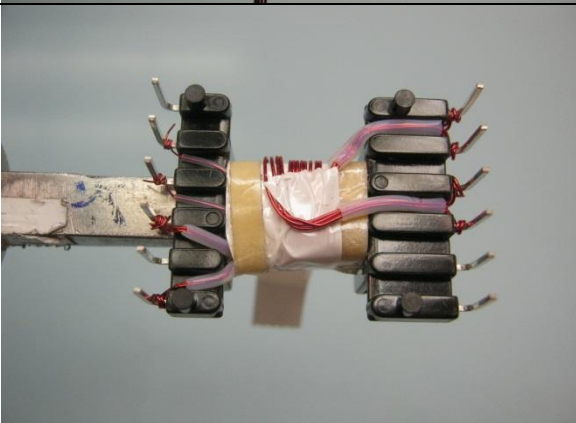
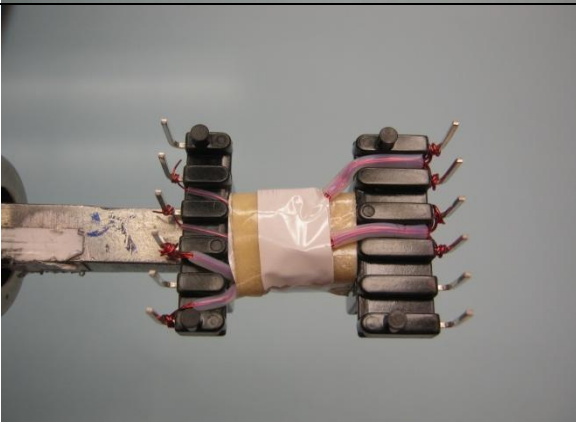
8.6 트랜스포머 그림:

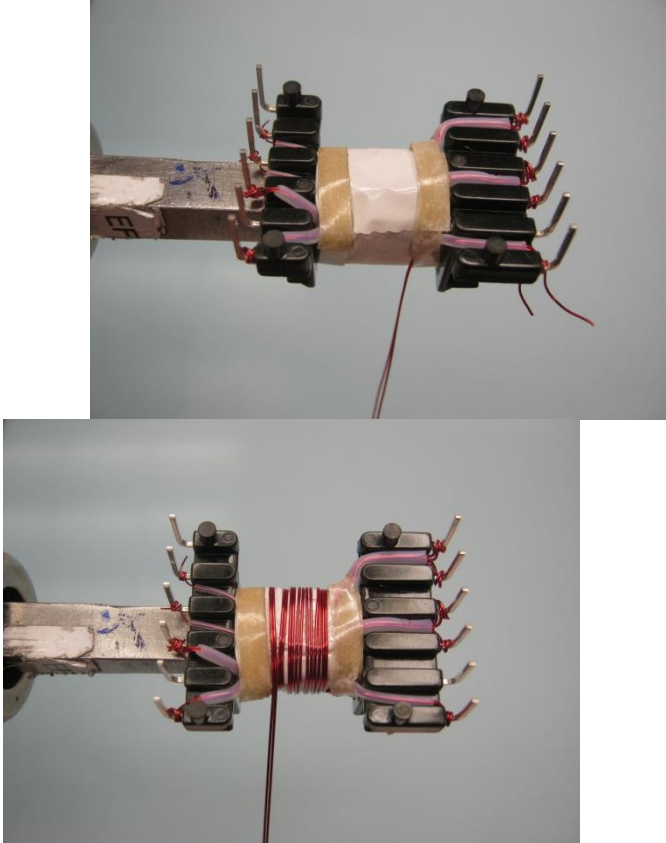
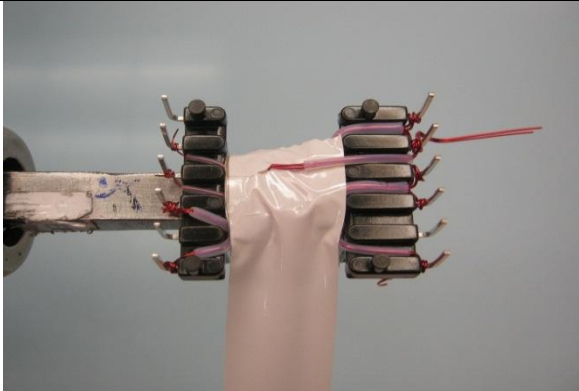
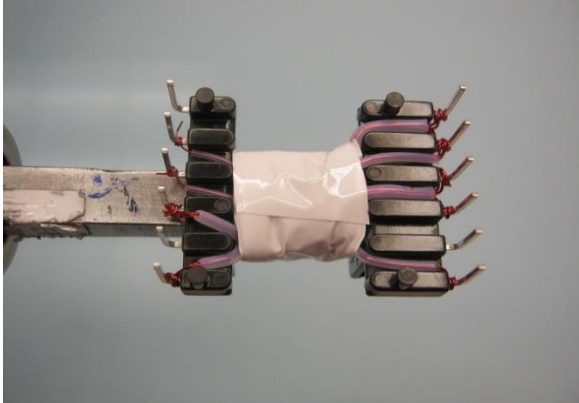
<p><b>Winding Preparation</b></p>		<p>8.6.1.1.1.1.1.1 Place the bobbin in item [2] on the mandrel with the primary-side is on the left side.</p> <p>8.6.1.1.1.1.1.2 winding direction is clockwise direction.</p>
-----------------------------------	--	--

<p>8.6.1.1.1.1.3 W D 1 8.6.1.1.1.1.4<sup>st</sup> H a l f P r i m a r y</p>		<p>Start at pin 5, wind 30 turns of wire item [3] from left to right with tight tension, at the last turn bring the wire back to the left, and terminate at pin 4.</p>
<p>Insulation</p>		<p>Place 1 layer of tape item [8].</p>

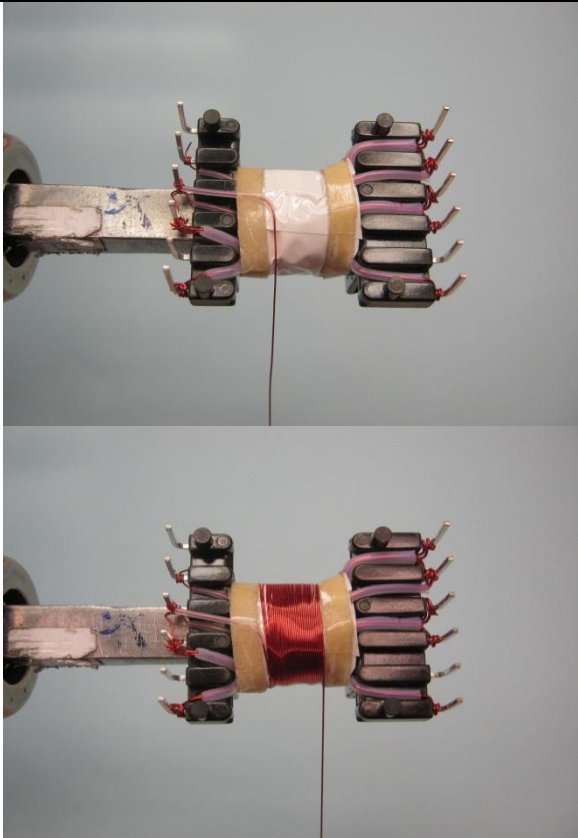
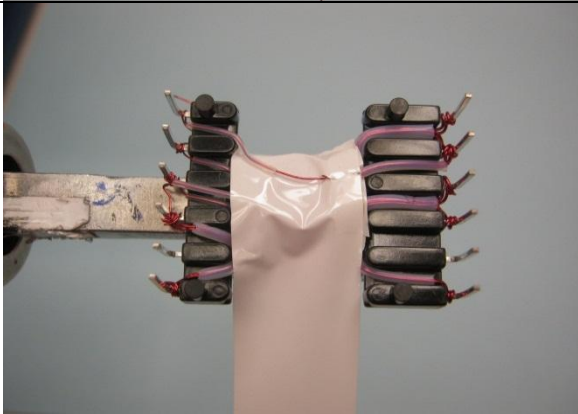
<p><b>WD2 VBias+VSense</b></p>		<p>Start at pin 3, wind 6 quad-filar turns of wire item [3] from left to right with tight tension,</p>
	<p><i>return wires not overlap onto margin tape</i></p> 	<p>At the last turn bring the wire back to the left, and terminate at pin 1.</p>
<p><b>Insulation</b></p>		<p>Place 3 layers of tape item [9].</p>

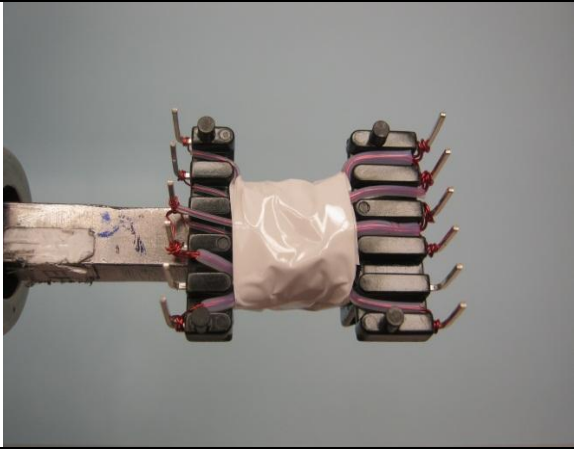
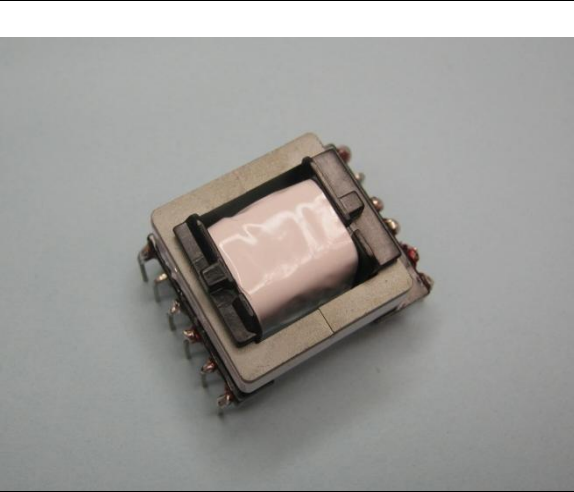


<p><b>WD3 1<sup>st</sup> Secondary</b></p>		<p>Start at pins 8, 7, wind 3 quad-filar turns of wire item [4] from right to left, spread the wire evenly,</p>
		<p>At the last turn bring the wire back to the right, and terminate at pin 10, 9.</p>
<p><b>Insulation</b></p>		<p>Place 1 layer of tape item [8].</p>

<p><b>WD4</b> <b>2<sup>nd</sup> Secondary</b></p>		<p>Start at pins 12, wind 7 bi-filar turns of wire item [5] from right to left, spread the wire evenly,</p>
		<p>At the last turn bring the wire back to the right, and terminate at pin 8.</p>
<p><b>Insulation</b></p>		<p>Place 3 layers of tape item [9].</p>



<p><b>WD5</b> <b>2<sup>nd</sup> Half Primary</b></p>		<p>Start at pin 4, wind 30 turns of wire item [3] from left to right with tight tension,</p>
		<p>At the last turn bring the wire back to the left, and terminate at pin 6.</p>

		
<p><b>Core Assembly</b></p>		<p>Grind and secure core halves with tape.</p>
<p><b>Varnish Transformer and Finish</b></p>		<p>Varnish item [10].</p>





## 9 성능 데이터

All measurements performed at room temperature and 50 Hz line frequency, except where otherwise stated. For all tests, the full load is 1000 mA for the 5 V output and 670 mA for the 18 V output (17 W total output power).

### 9.1 액티브 모드 효율

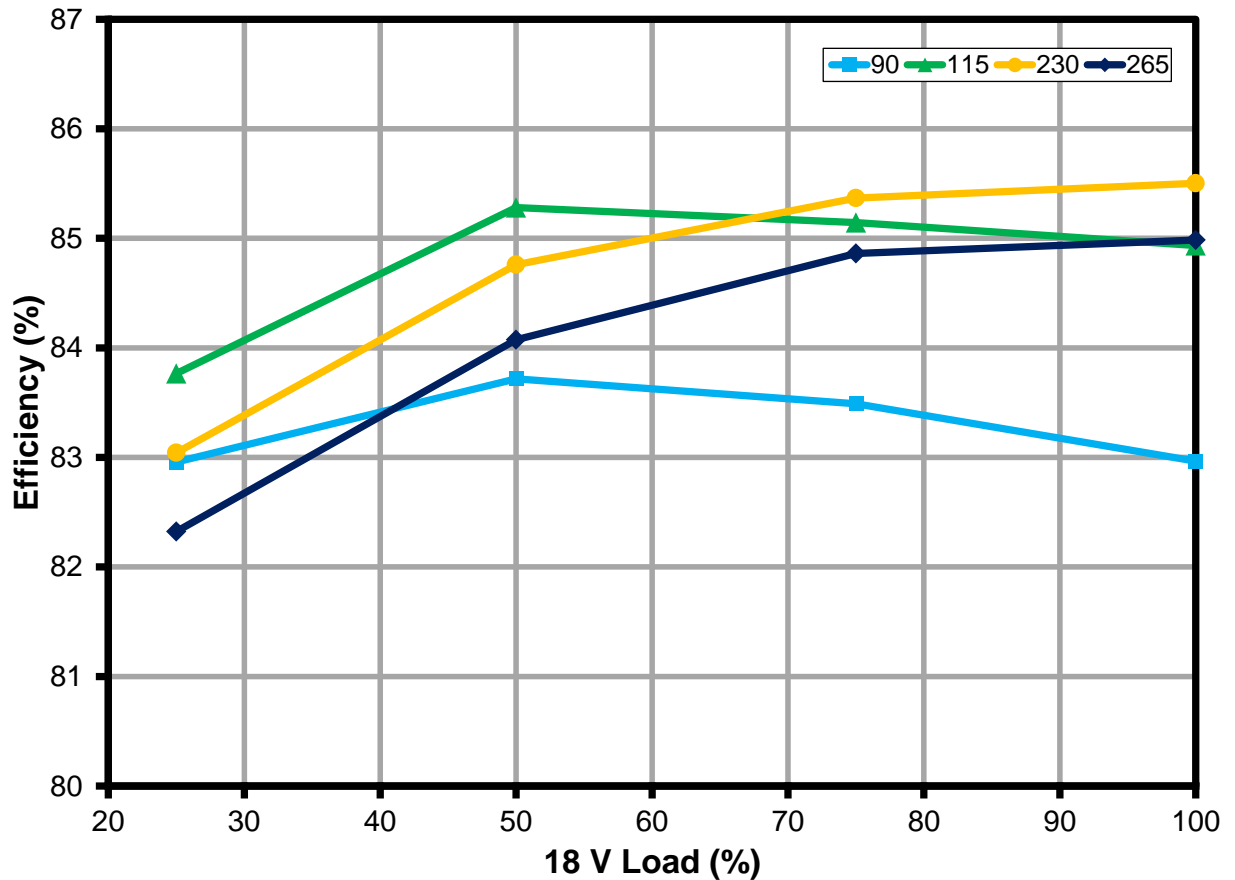


Figure 9 – Efficiency vs. LCD brightness, Room Temperature.



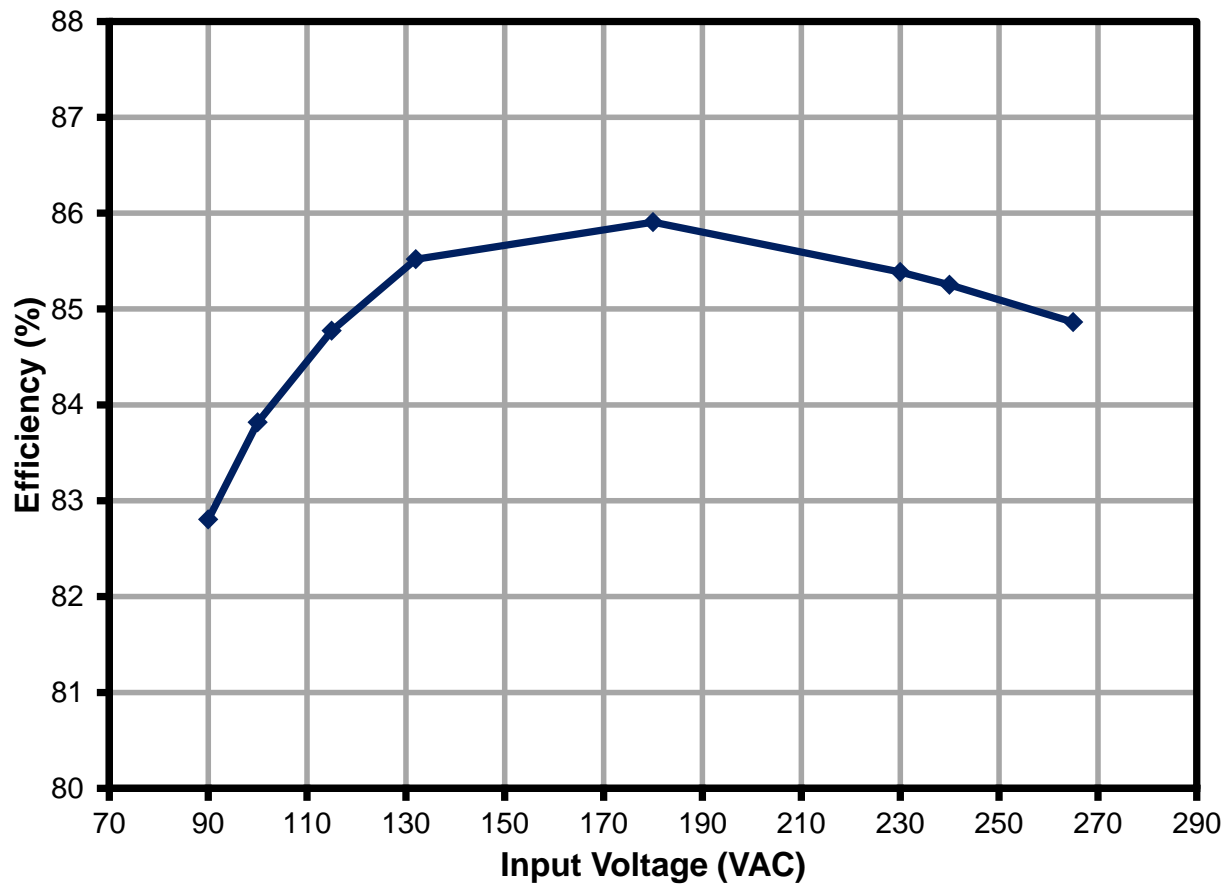


Figure 10 – Full Load Efficiency vs. Input Voltage, Room Temperature.



## 9.2 스탠바이 입력 전력 및 효율

Standby power and efficiency is measured using a 10 mA load on the 5 V output. The 18 V output is unloaded.

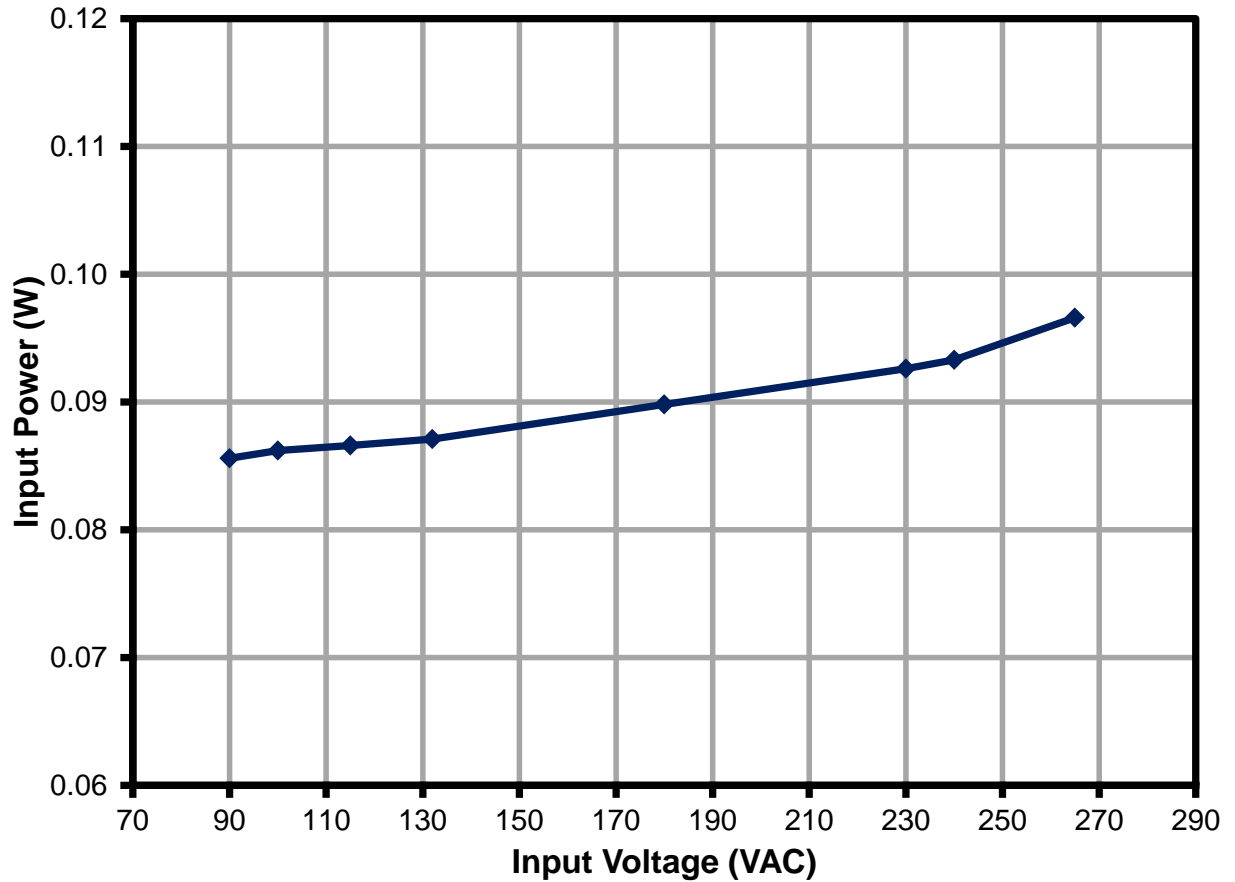


Figure 11 – Standby Input Power vs. Input Line Voltage, Room Temperature.



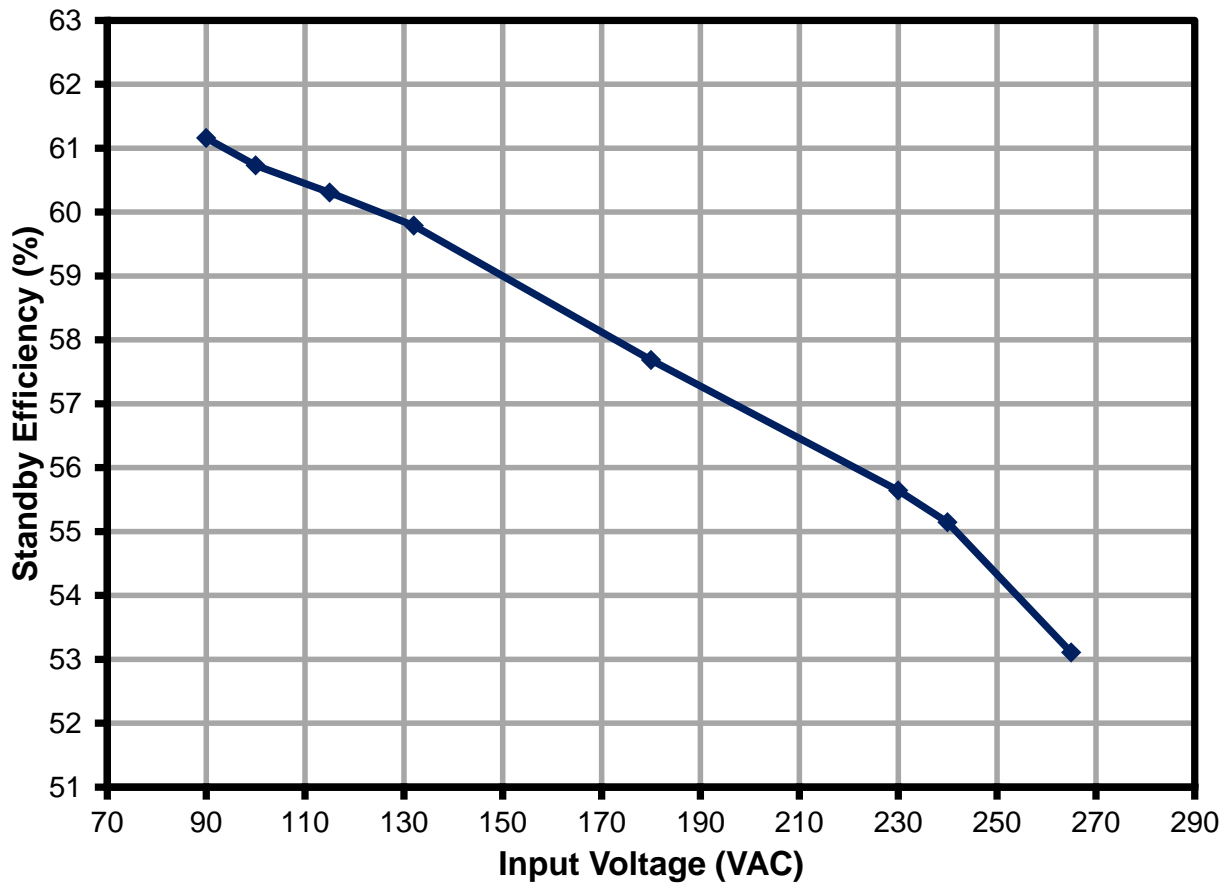
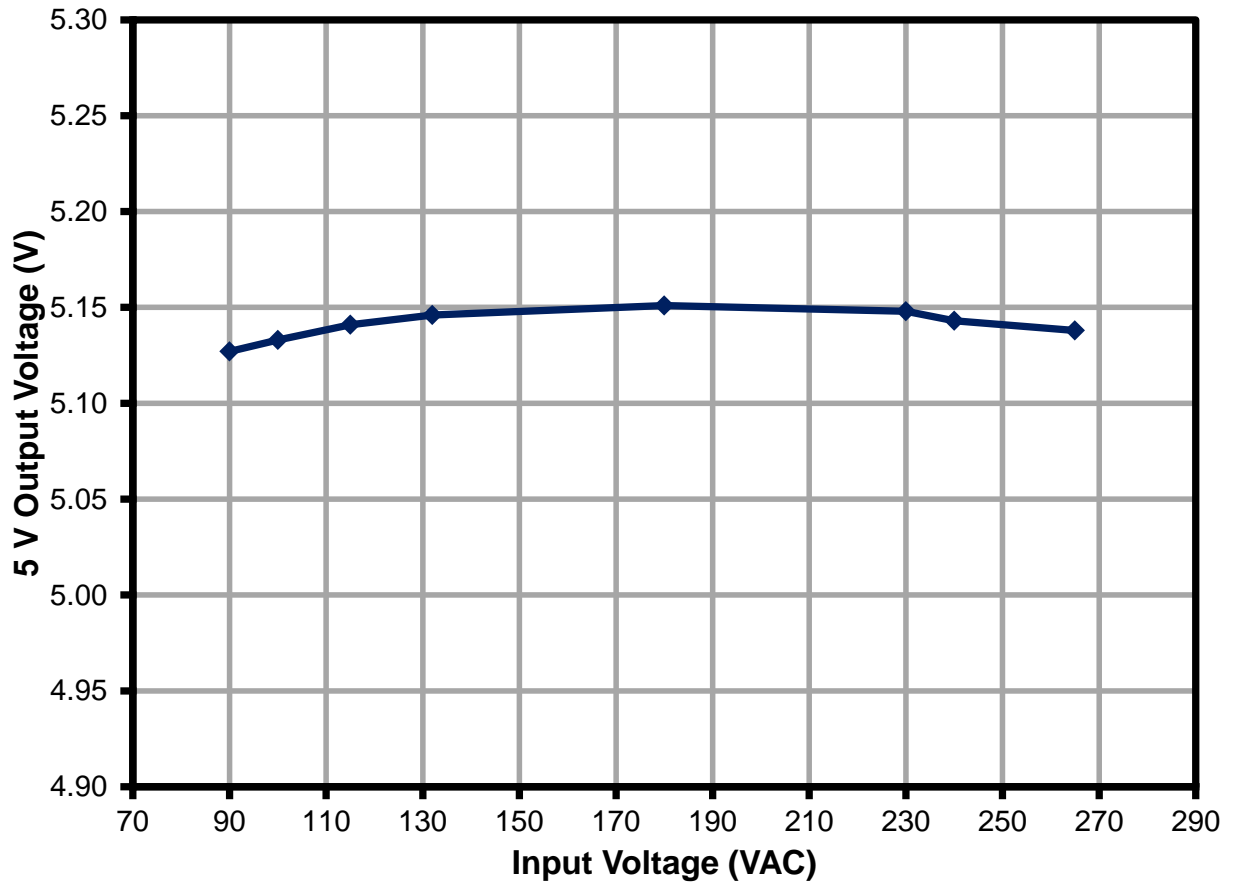


Figure 12 – Standby Efficiency vs. Input Voltage, Room Temperature.



**9.3 18V 0.67A DC 부하 및 5V 1A 평균 부하에서 라인 레귤레이션****Figure 13 – 5 V Line Regulation under Full Load.**

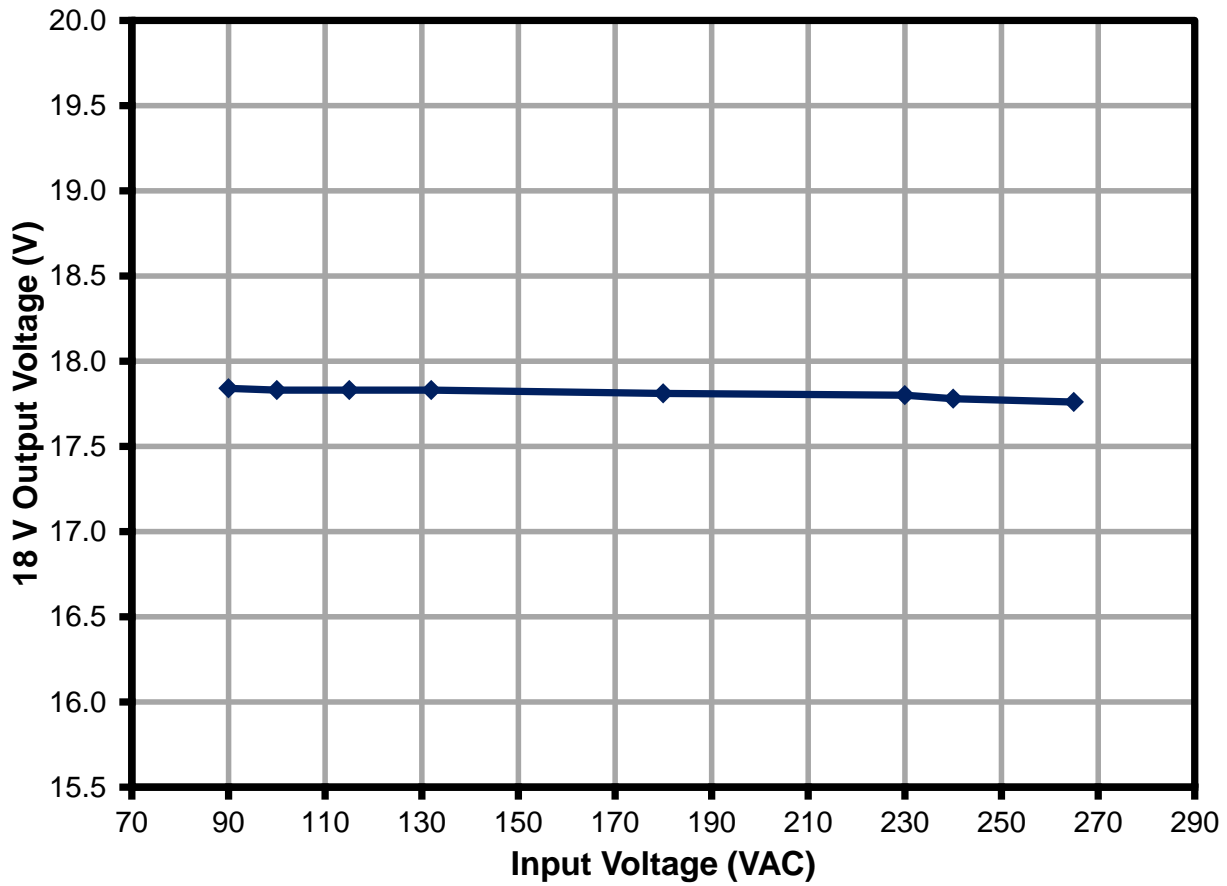


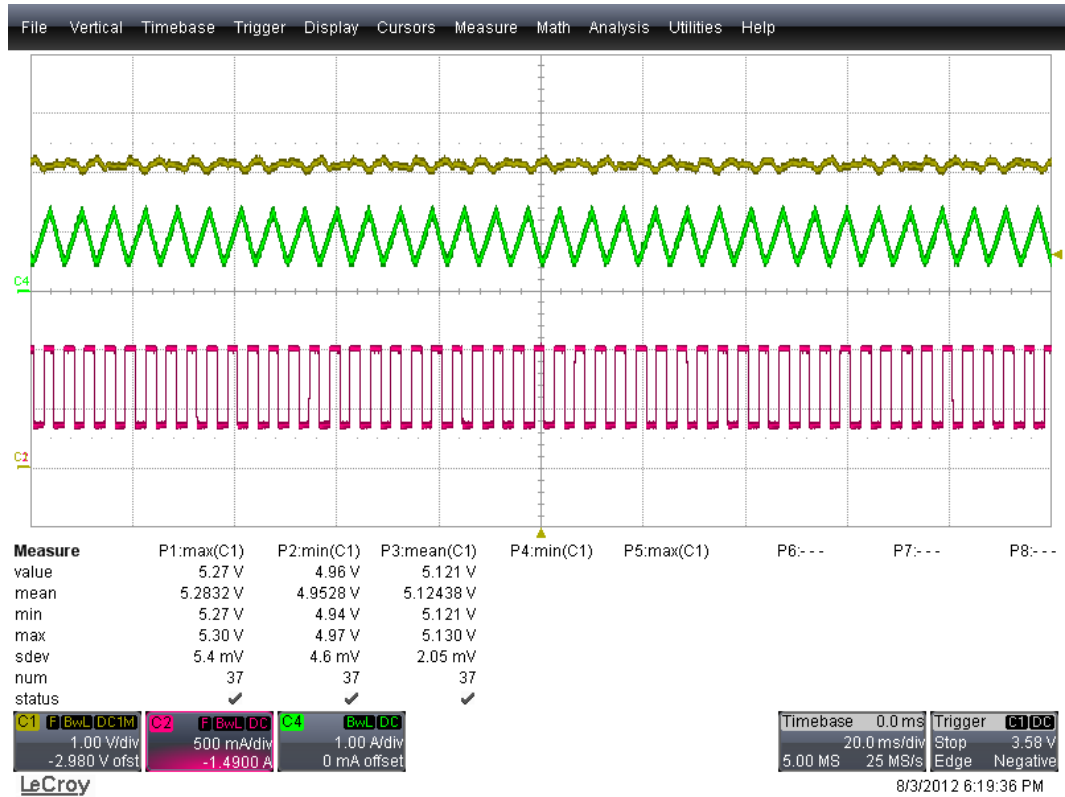
Figure 14 – 18 V Line Regulation under Full Load.



**9.4 피크, 최소 및 평균값 등의 지정된 동적 부하 프로파일에서의 출력 전압**

**9.4.1 피크 및 최소 출력 전압에 대한 테스트 방법**

Figure 15 shows how the peak value and minimum value were collected. The power supply was loaded with the specified load profile in Figure 3. 18 V output load (LCD brightness) is always a pulsed load from 0 to 0.67 A with different duty cycle and 5 V load is always transient from 0.5 A to 1.5 A. Scope were used to record the peak value and minimum value for both output voltage, and the mean value is recorded with multimeter.



**Figure 15 – Test Method for Peak and Minimum Output Voltage.**

9.4.2 지정된 부하 프로파일에서 5V 출력 전압

Figures below shows mean regulation (measured with multimeter), peak and minimum output voltage (measured with scope) under specified dynamic load profile.

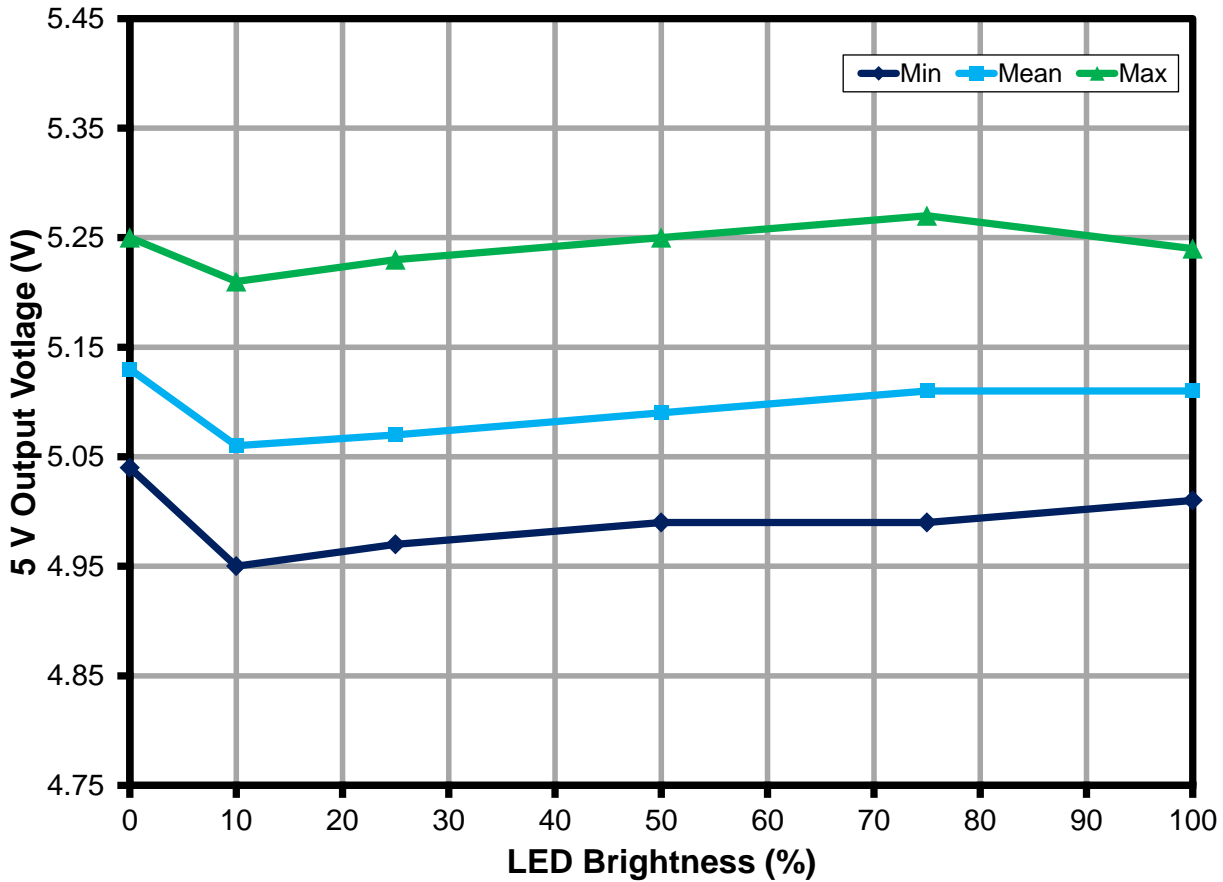


Figure 16 – 5 V Output Voltage under Specified Load Profile at 90 VAC.





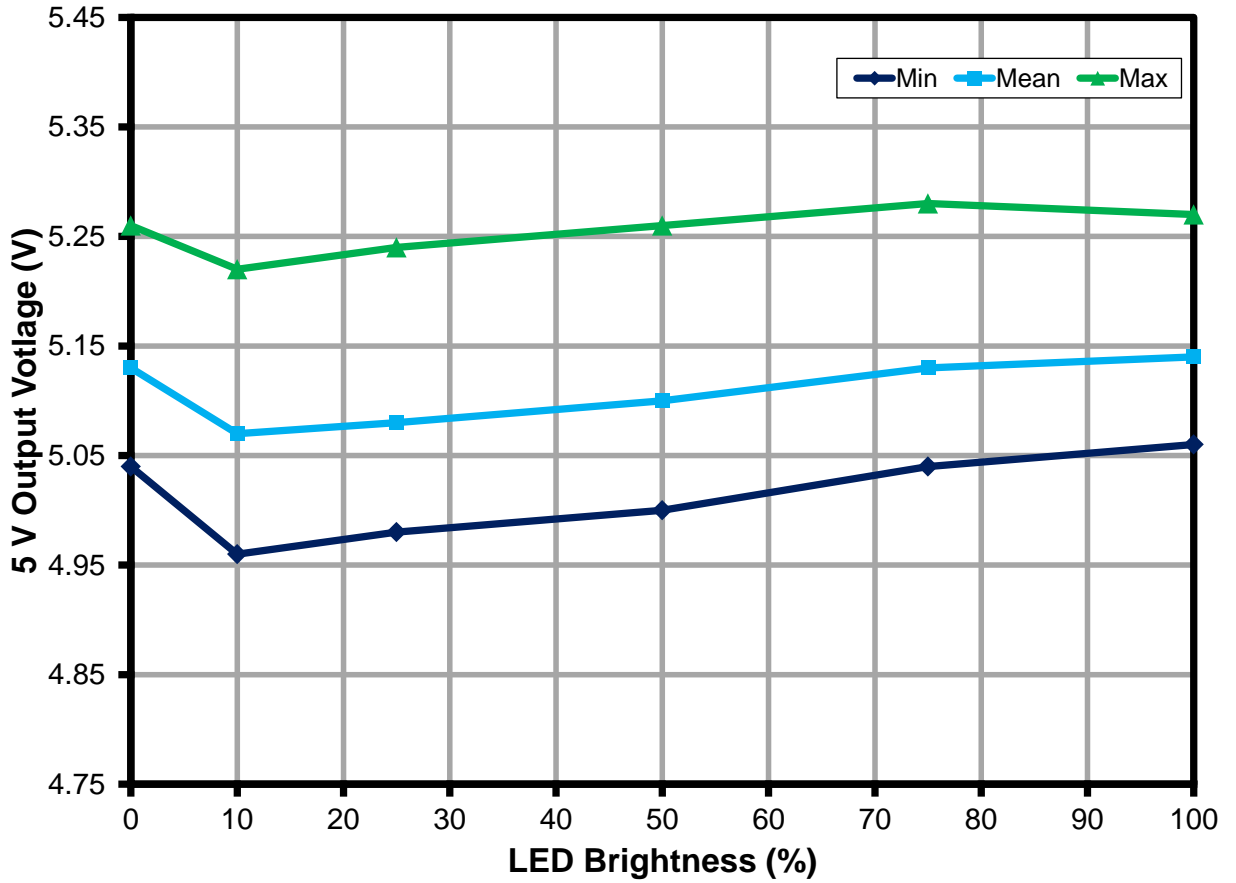


Figure 17 – 5 V Output Voltage under Specified Load Profile at 115 VAC.

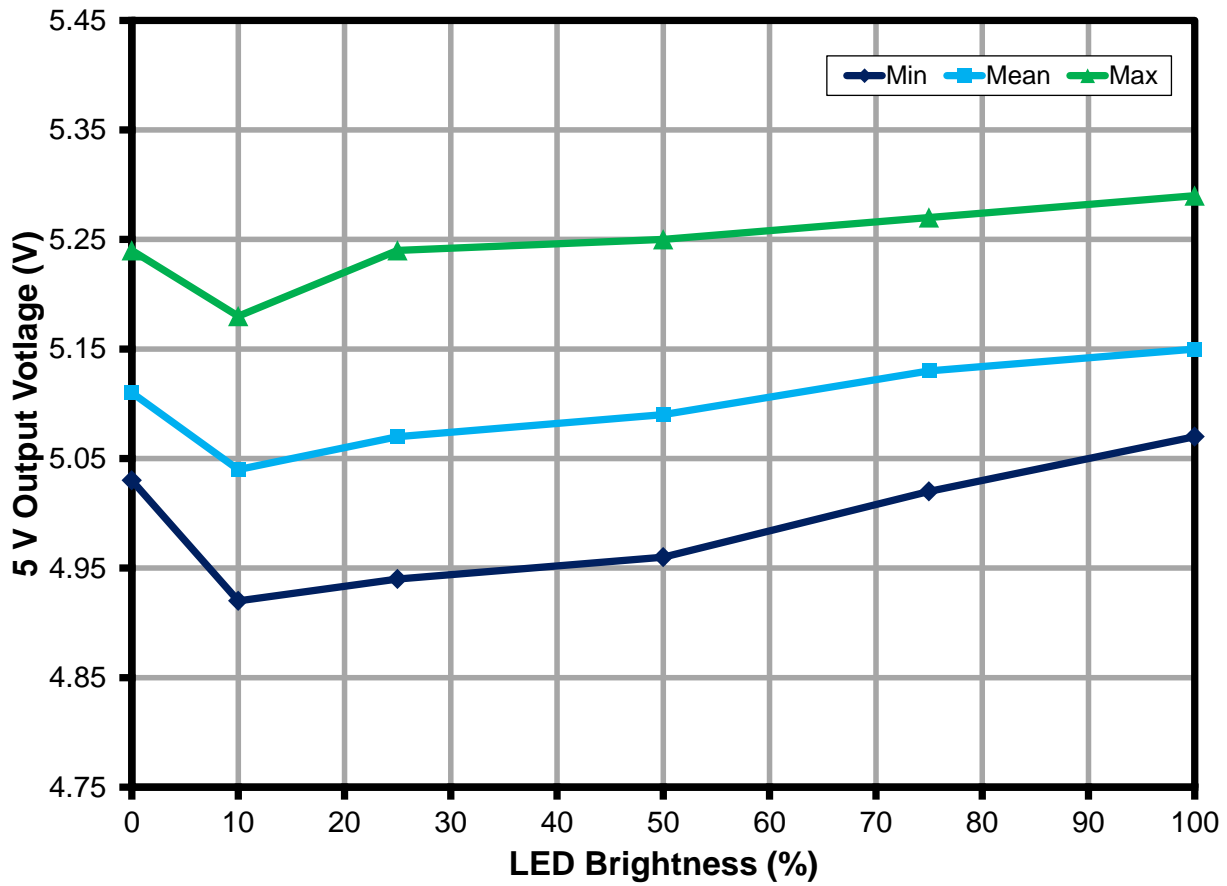


Figure 18 – 5 V Output Voltage under Specified Load Profile at 230 VAC.



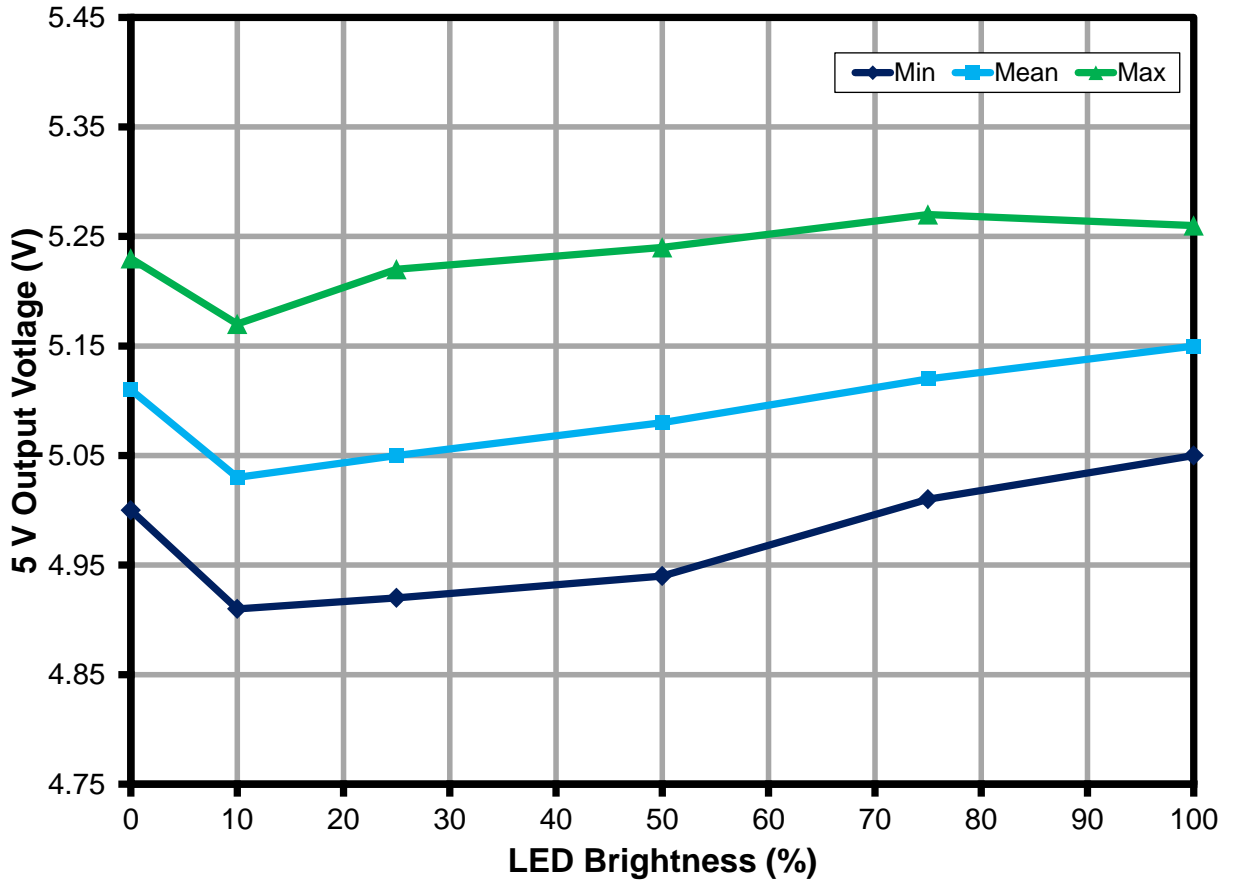


Figure 19 – 5 V Output Voltage under Specified Load Profile at 265 VAC.

9.4.3 지정된 부하 프로파일에서 18V 출력 전압

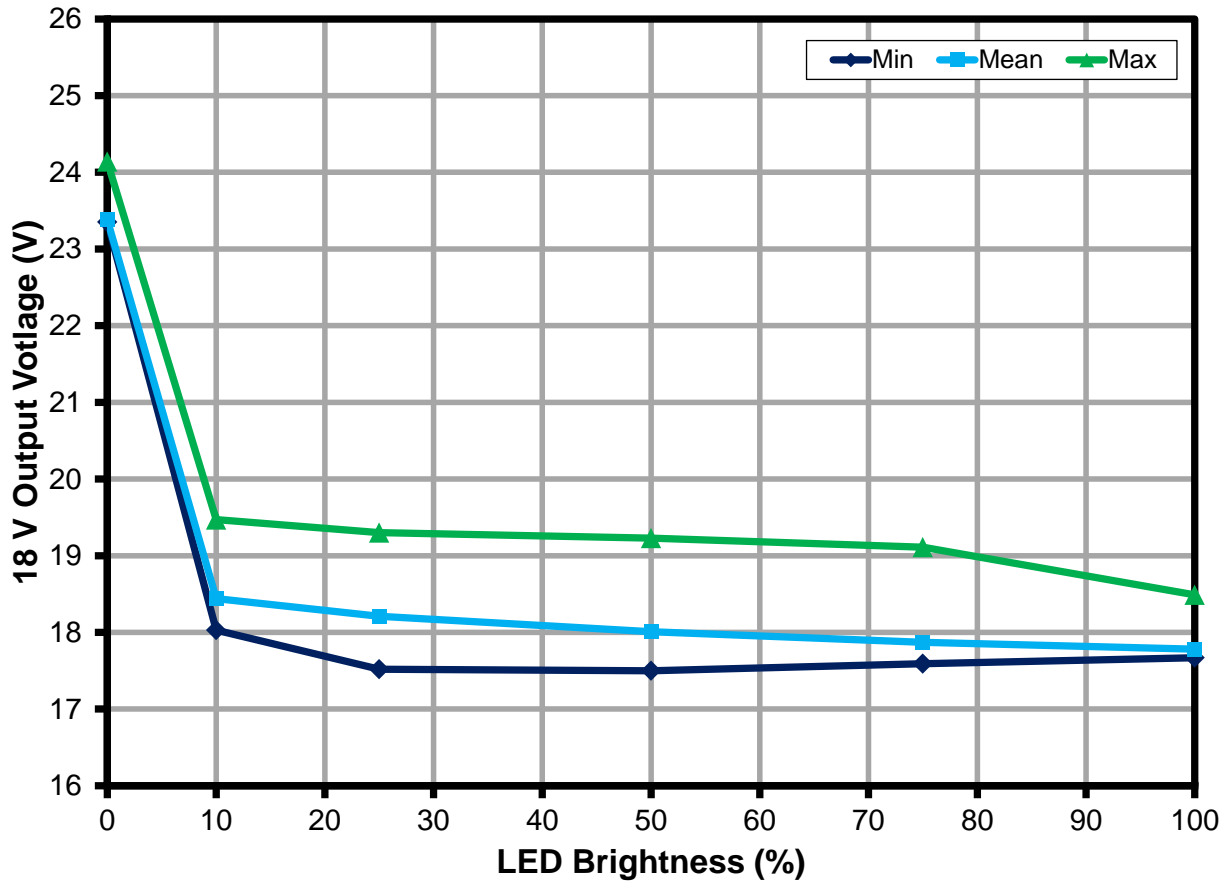


Figure 20 – 18 V Output Voltage under Specified Load Profile at 90 VAC



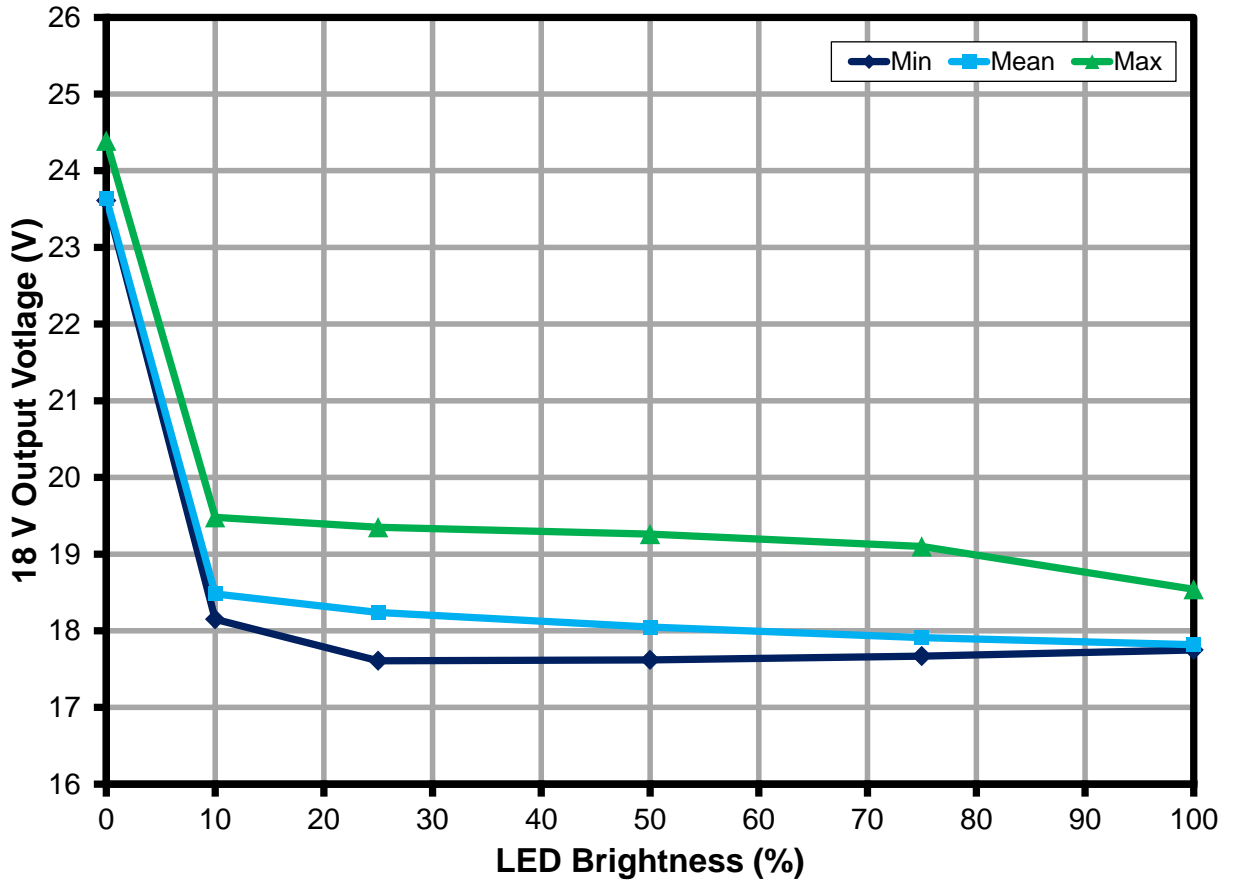


Figure 21 – 18 V Output Voltage under Specified Load Profile at 115 VAC.

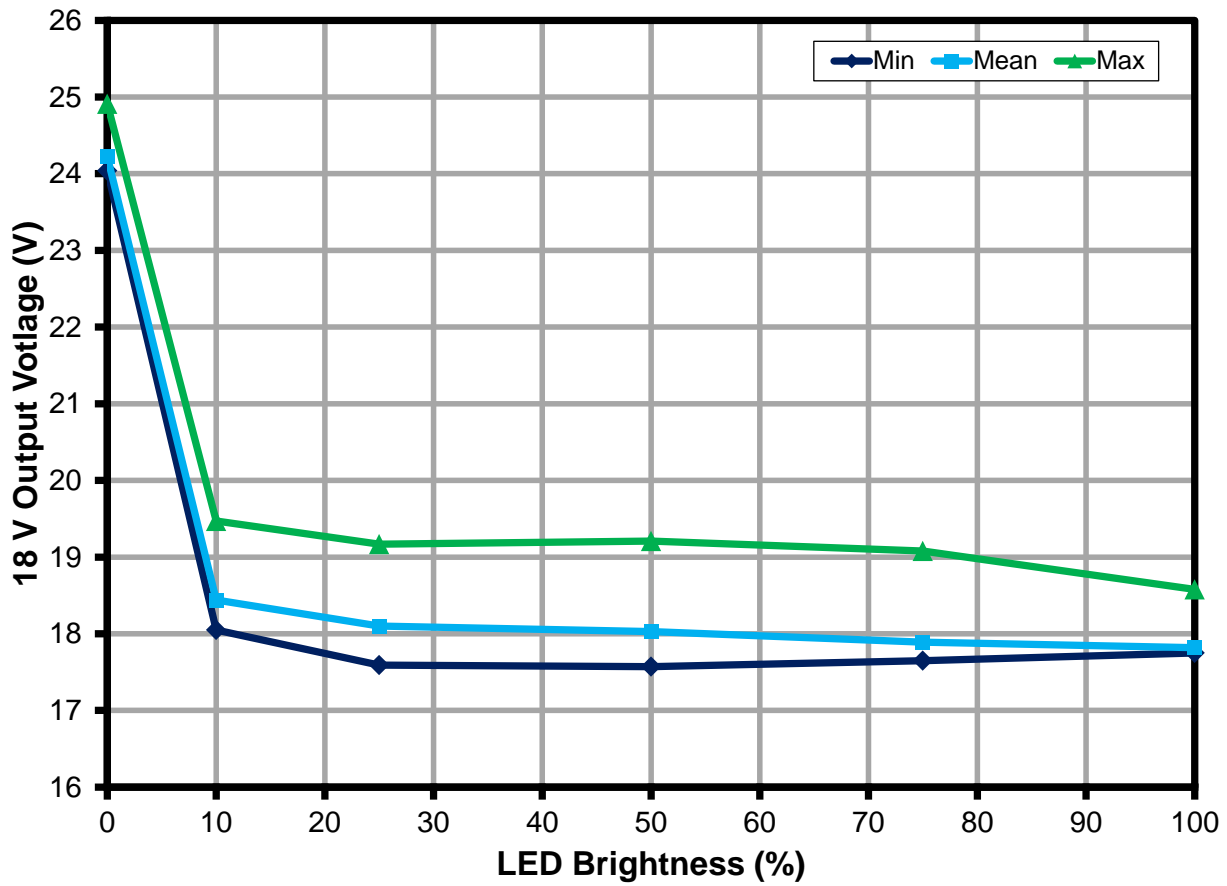


Figure 22 – 18 V Output Voltage under Specified Load Profile at 230 VAC.



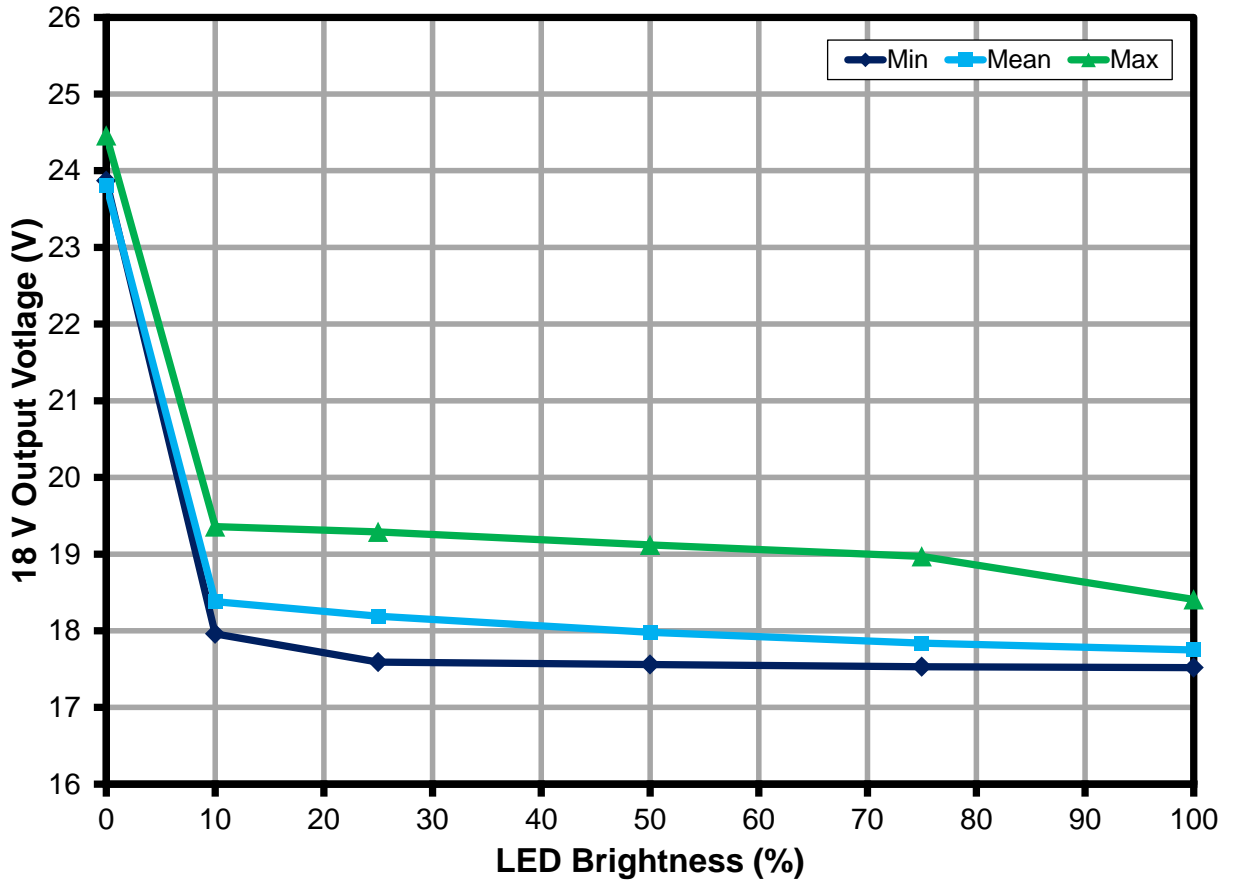
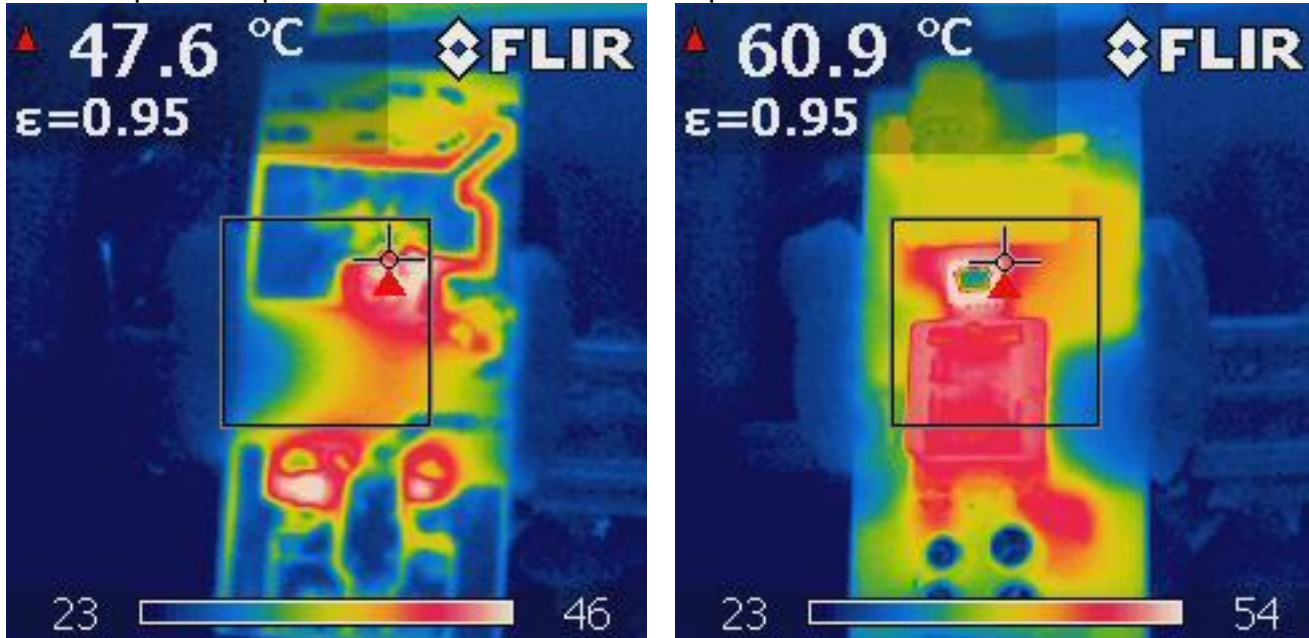


Figure 23 – 18 Output Voltage under Specified Load Profile at 265 VAC.

## 10 씨얼 성능

The unit was allowed to reach thermal equilibrium prior to the measurement. Figure 24 is the temperature profile of the board at room temperature.



**Figure 24** – Top (Right) and Bottom (left) Side Thermal Images at 265 VAC, Full Load, Room Temperature.

Table below shows the temperature of key components at 40 °C. The power supply was sealed into a box first, and the box was placed into a thermal chamber with 40 °C ambient. Temperatures of LinkSwitch-HP SOURCE pin and cathode pin of the output diode were measured at system full load (18 V/0.67 A, 5 V/1 A average). Temperature was recorded after the thermal reading was stable.

Temperature measurements of key components were taken using T-type (Copper-Constantan) thermocouples. The thermocouples were soldered directly to a SOURCE pin of the LNK6774V device and to the cathode of the output rectifier. The thermocouples were glued to the external core and to winding surfaces of the transformer.

The unit was sealed inside a large box to eliminate any air currents. The ambient temperature outside the box was raised to 40 °C. The unit was then operated at full load (5 V, 1 A and 18 V 0.67 A) and the temperature measurements were taken after they stabilized for 1 hour at 40 °C.





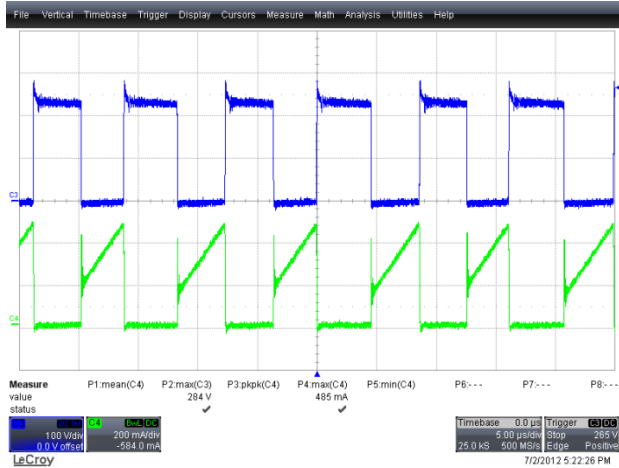
Temperature (°C)		
Item	90 VAC	265 VAC
LN6774V (U1)	76	79
5 V Output Diode	63	63
18 V Output Diode	61	61
Transformer	61	68

These results show that the IC has an acceptable rise in temperature.

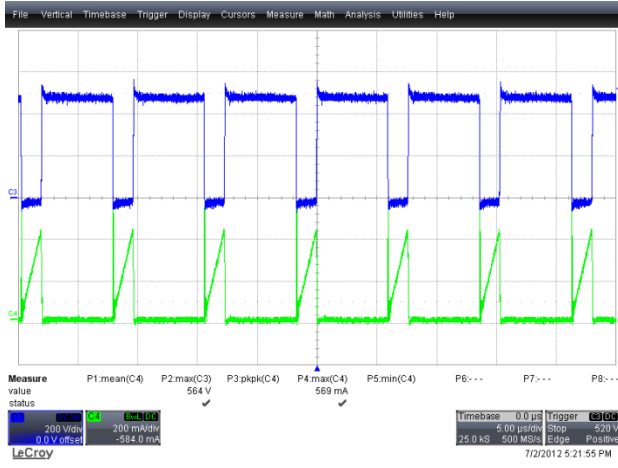


## 11 파형

### 11.1 드레인 전압 및 전류, 정상 작동



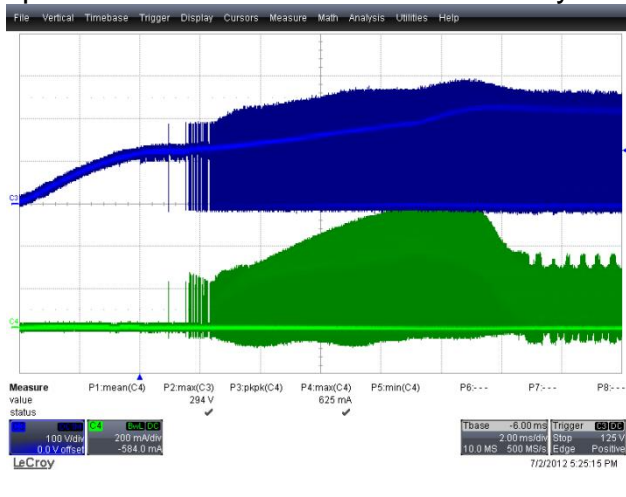
**Figure 25** – 90 VAC, Full Load.  
Upper:  $V_{DRAIN}$ , 100 V / div.  
Lower:  $I_{DRAIN}$ , 0.2 A, 5  $\mu$ s / div.



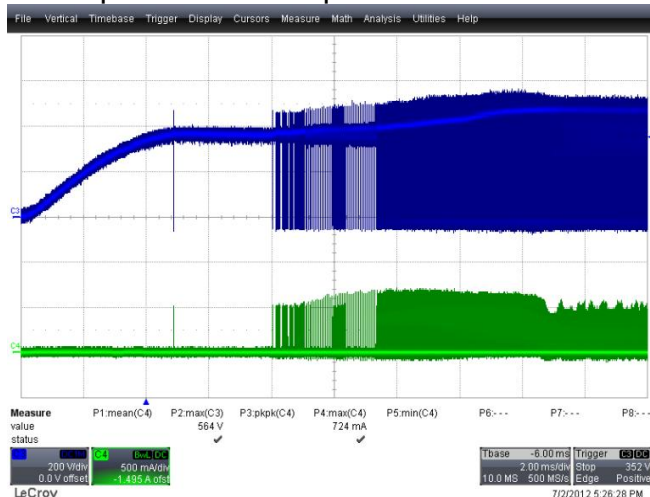
**Figure 26** – 265 VAC, Full Load.  
Upper:  $V_{DRAIN}$ , 200 V / div.  
Lower:  $I_{DRAIN}$ , 0.2 A, 5  $\mu$ s / div.

### 11.2 드레인 전압 및 전류 스타트업 프로파일

Drain and current profile during startup was tested with 5 V average 1 A load and 18 V no-load, since the power supply always start up into 18 V no load based on the specification. 5 V was tested with the dynamic load specified in the specification.

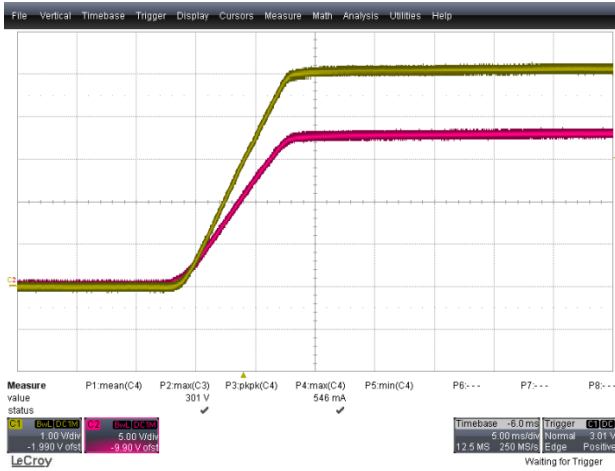


**Figure 27** – 90 VAC, 5 V Dynamic, 18 V No-Load.  
Upper:  $V_{DRAIN}$ , 100 V / div.  
Lower:  $I_{DRAIN}$ , 0.2 A, 2 ms / div.

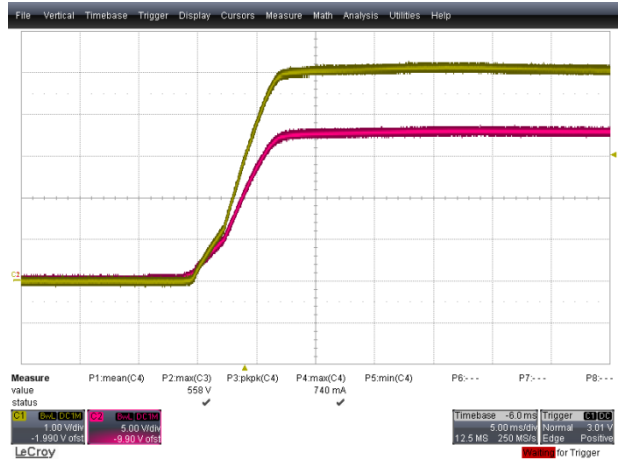


**Figure 28** – 265 VAC 5 V Dynamic, 18 V No-Load.  
Upper:  $V_{DRAIN}$ , 200 V / div.  
Lower:  $I_{DRAIN}$ , 0.5 A, 2 ms / div.

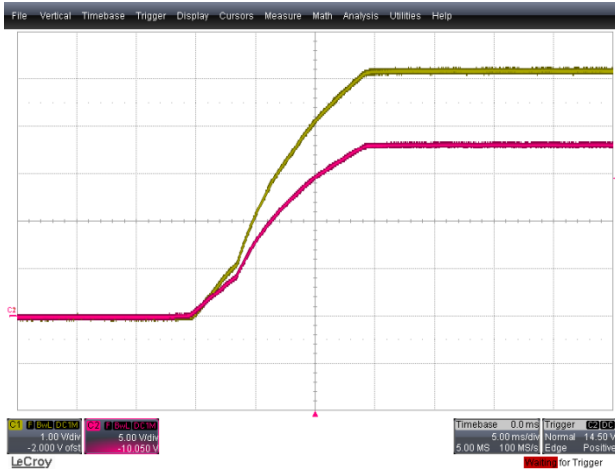
11.3 출력 전압 스타트업 프로파일 및 입력 전압



**Figure 29** – Start-up Profile, 90 VAC, Standby Load.  
 Upper:  $V_{OUT}$ , 5 V, 1 V / div.  
 Lower:  $V_{OUT}$ , 18 V, 5 V, 5 ms / div.



**Figure 30** – Start-up Profile, 265 VAC, Standby Load.  
 Upper:  $V_{OUT}$ , 5 V, 1 V / div.  
 Lower:  $V_{OUT}$ , 18 V, 5 V, 5 ms / div.



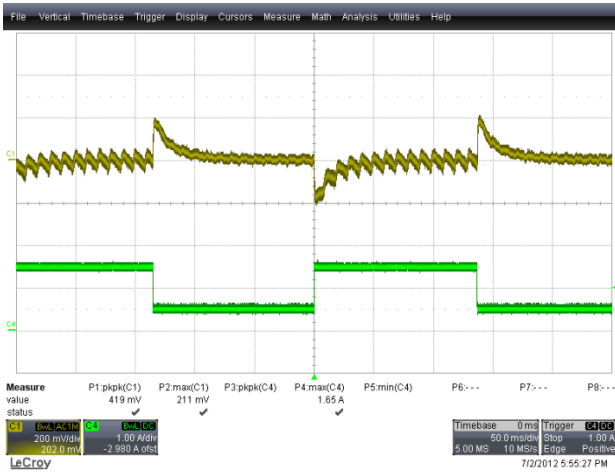
**Figure 31** – Start-up Profile, 90 VAC, Full CC Load.  
 Upper:  $V_{OUT}$ , 5 V, 1 V / div.  
 Lower:  $V_{OUT}$ , 18 V, 5 V, 5 ms / div.



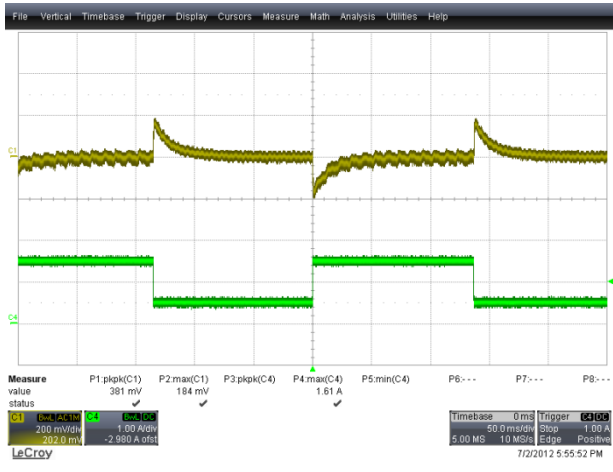
**Figure 32** – Start-up Profile, 265 VAC, Full CC Load.  
 Upper:  $V_{OUT}$ , 5 V, 1 V / div.  
 Lower:  $V_{OUT}$ , 18 V, 5 V, 5 ms / div.

### 11.4 5V 과도 부하 응답

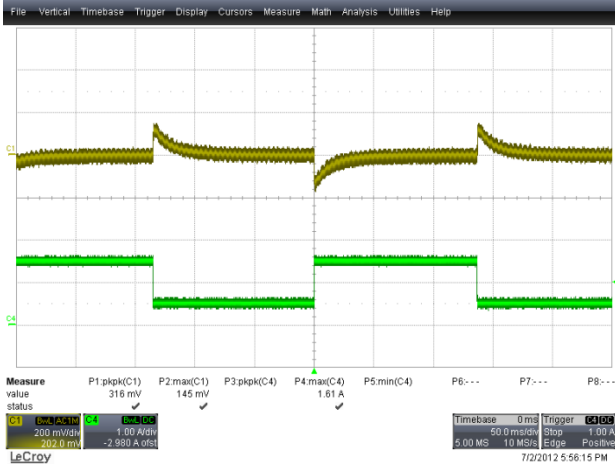
#### 11.4.1 1500mA 단계 부하 및 고정 18V, 0.67A DC 부하에 대해 5V 500mA 로 5V 과도 부하 테스트



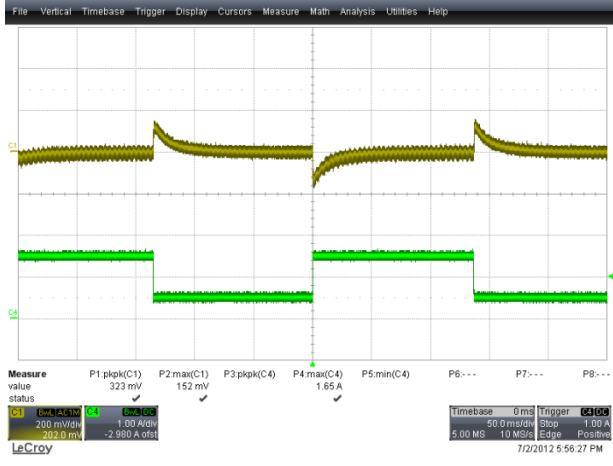
**Figure 33** – 90 VAC, 18 V 0.67 A.  
Upper:  $V_{OUT}$ , 5 V, 200 mV / div.  
Lower:  $I_{OUT}$ , 5 V, 1 A, 50 ms / div.



**Figure 34** – 115 VAC, 18 V 0.67 A.  
Upper:  $V_{OUT}$ , 5 V, 200 mV / div.  
Lower:  $I_{OUT}$ , 5 V, 1 A, 50 ms / div.



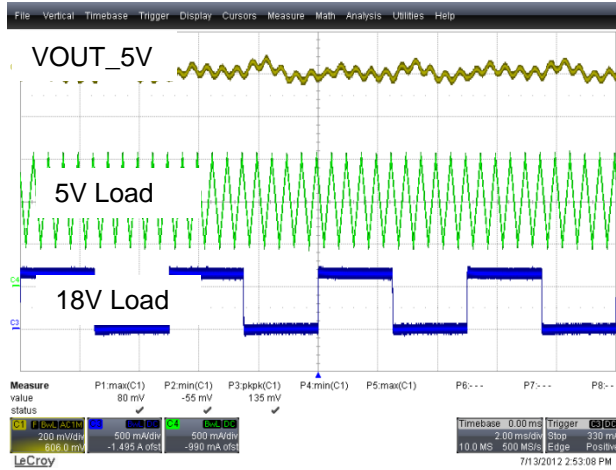
**Figure 35**– 230 VAC, 18 V 0.67 A.  
Upper:  $V_{OUT}$ , 5 V, 200 mV / div.  
Lower:  $I_{OUT}$ , 5 V, 1 A, 50 ms / div.



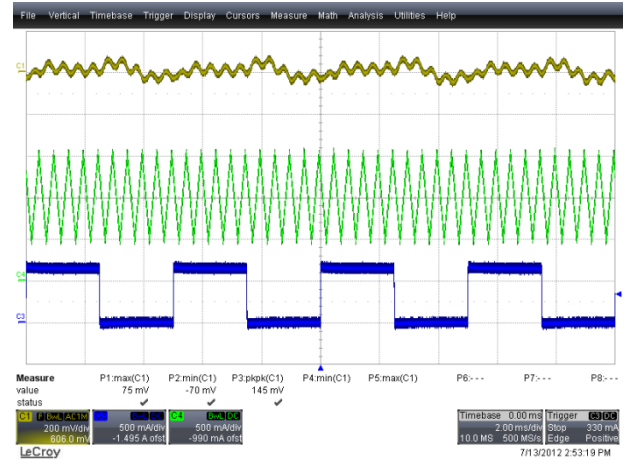
**Figure 36** – 265 VAC, 18 V 0.67 A.  
Upper:  $V_{OUT}$ , 5 V, 200 mV / div.  
Lower:  $I_{OUT}$ , 5 V, 1 A, 50 ms / div.



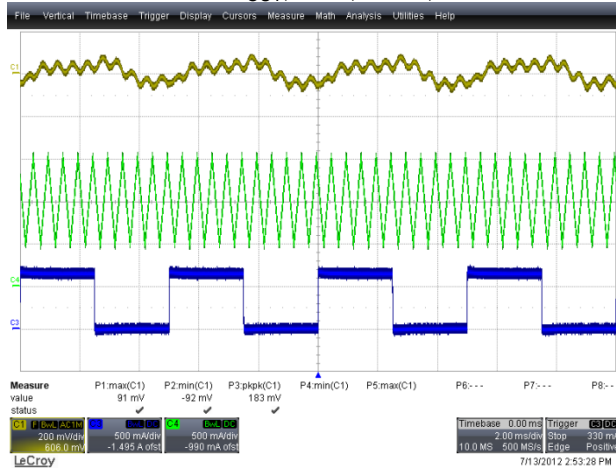
11.4.2 지정된 부하 프로파일로 5V 과도 부하 테스트



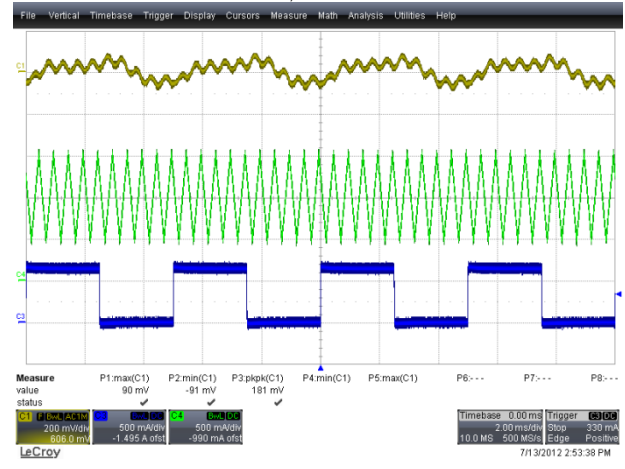
**Figure 37** – 90 VAC, 5 V 1 A Dynamic Load and 18 V 0 to 0.67 A Step Load.  
Upper:  $V_{OUT}$ , 5 V, 100 mV / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.



**Figure 38** – 115 VAC, 5 V 1 A Dynamic Load and 18 V 0 to 0.67 A Step Load.  
Upper:  $V_{OUT}$ , 5 V, 100 mV / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.

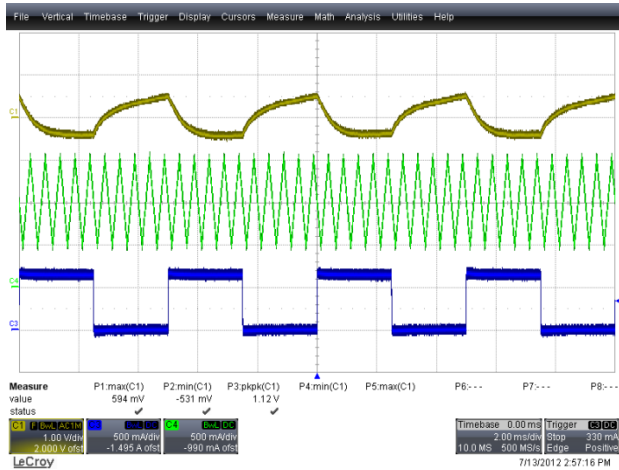


**Figure 39** – 230 VAC, 5 V 1 A Dynamic Load and 18 V 0 to 0.67 A Step Load.  
Upper:  $V_{OUT}$ , 5 V, 100 mV / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.

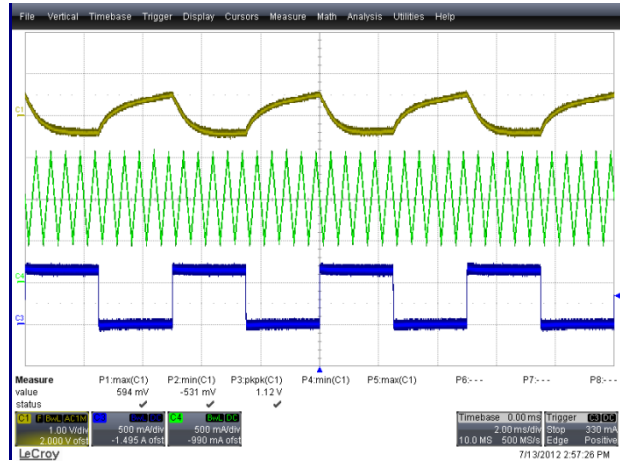


**Figure 40** – 265 VAC, 5 V 1 A Dynamic Load and 18 V 0 to 0.6 A Step Load.  
Upper:  $V_{OUT}$ , 5 V, 100 mV / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.

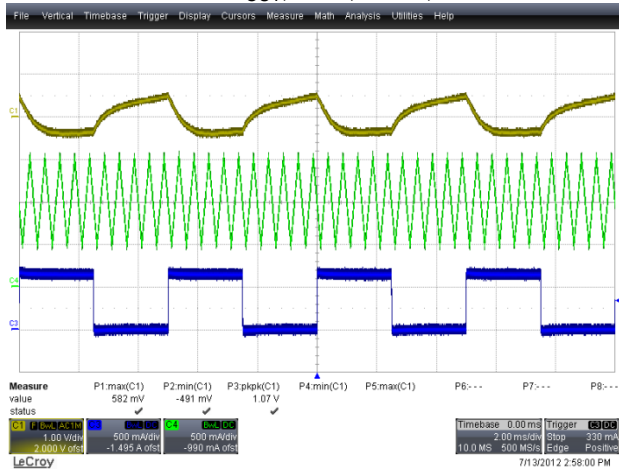
11.4.3 지정된 부하 프로파일로 18V 과도 부하 테스트



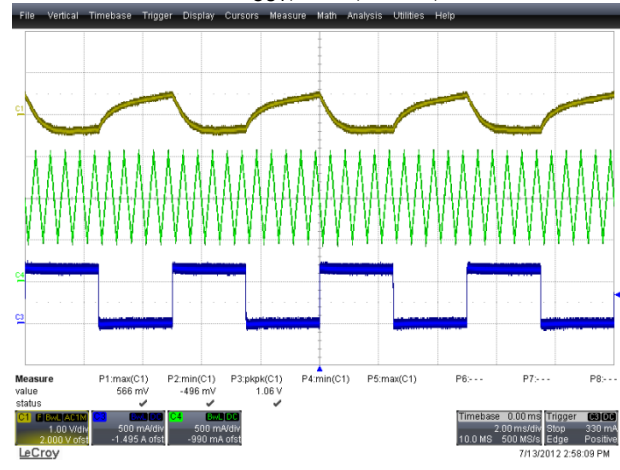
**Figure 41** – 90 VAC, 5 V 1 A Average Load.  
Upper:  $V_{OUT}$ , 18 V, 1 V / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.



**Figure 42** – 115 VAC, 5 V 1 A Average Load.  
Upper:  $V_{OUT}$ , 18 V, 1 V / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.



**Figure 43** – 230 VAC, 5 V 1 A Average Load.  
Upper:  $V_{OUT}$ , 18 V, 1 V / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.



**Figure 44** – 265 VAC, 5 V 1 A Average Load.  
Upper:  $V_{OUT}$ , 18 V, 1 V / div.  
Lower:  $I_{OUT}$ , 18 V, 0.5 A, 5 ms / div.

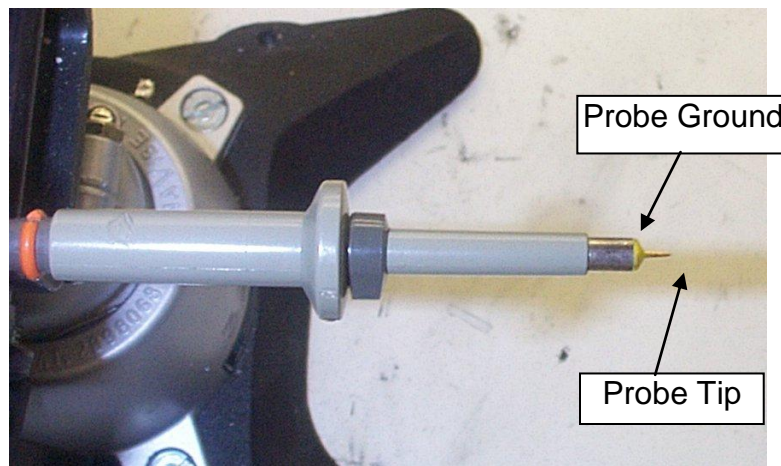


## 11.5 출력 리플 및 노이즈 측정

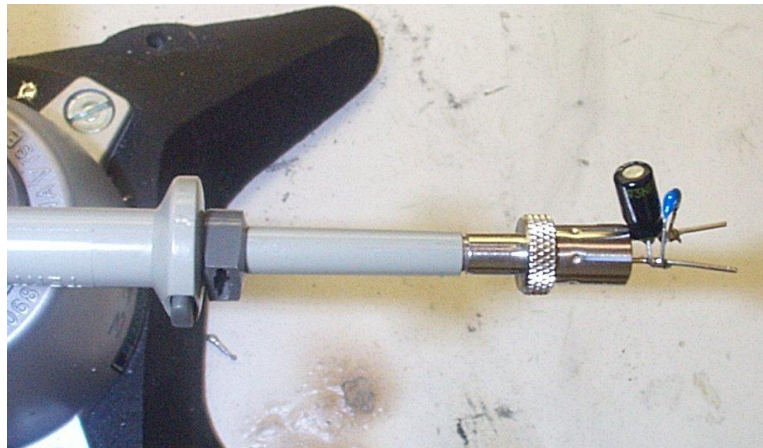
### 11.5.1 리플 측정 기술

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to pick-up. Details of the probe modification are provided in the figures below.

The 5125BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1  $\mu\text{F}$  / 50 V ceramic type and one (1) 1.0  $\mu\text{F}$  / 50 V aluminum electrolytic. **The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).**

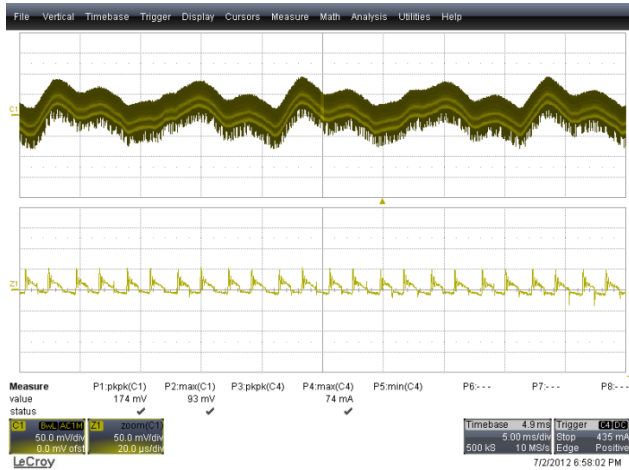


**Figure 45** – Oscilloscope Probe Prepared for Ripple Measurement. (End Cap and Ground Lead Removed).

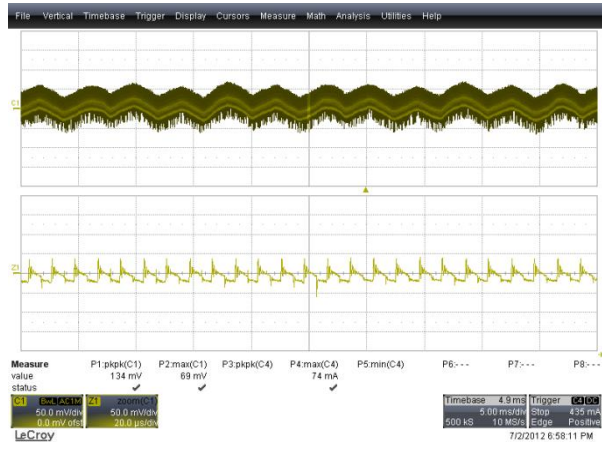


**Figure 46** – Oscilloscope Probe with Probe Master 5125BA BNC Adapter. (Modified with wires for probe ground for ripple measurement, and two parallel decoupling capacitors added).

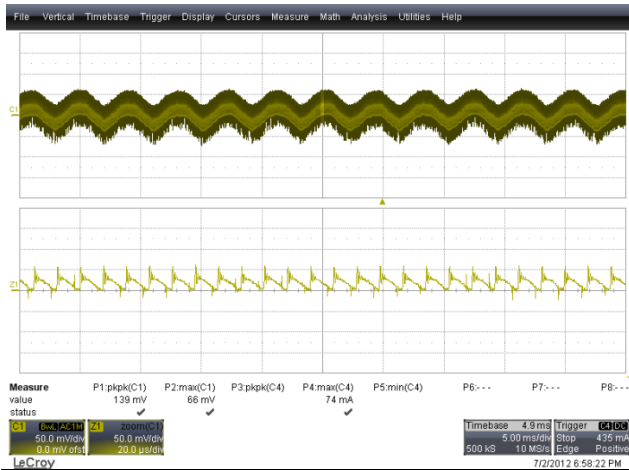
11.5.2 18V 최대 부하 및 5V 1A 일정 부하로 18V 리플 테스트



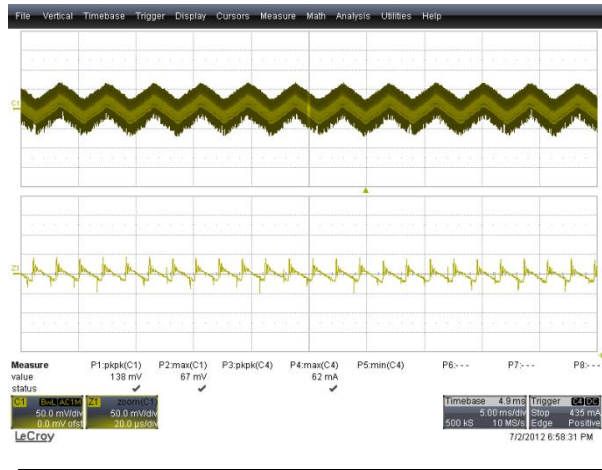
**Figure 47** – 18 V Ripple, 90 VAC, Full Load.  
 Upper: 18 V<sub>RIPPLE</sub>, 5 ms, 50 mV / div.  
 Lower: 18 V<sub>RIPPLE</sub>, 20 µs, 50 mV / div.



**Figure 48** – 18 V Ripple, 115 VAC, Full Load.  
 Upper: 18 V<sub>RIPPLE</sub>, 5 ms, 50 mV / div.  
 Lower: 18 V<sub>RIPPLE</sub>, 20 µs, 50 mV / div.



**Figure 49** – 18 V<sub>RIPPLE</sub>, 230 VAC, Full Load.  
 Upper: 18 V<sub>RIPPLE</sub>, 5 ms, 50 mV / div.  
 Lower: 18 V<sub>RIPPLE</sub>, 20 µs, 50 mV / div.

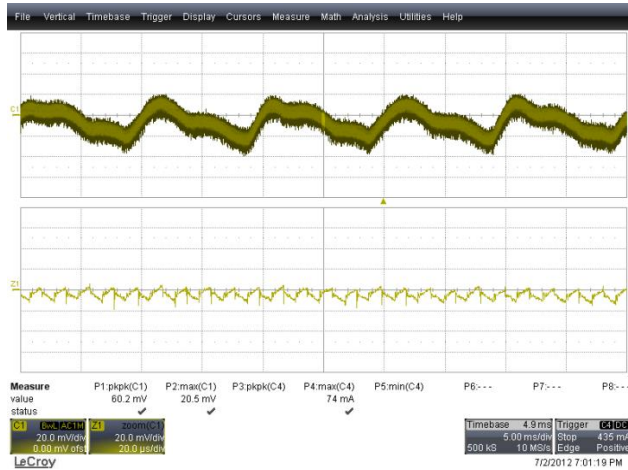


**Figure 50** – 18 V<sub>RIPPLE</sub>, 265 VAC, Full Load.  
 Upper: 18 V<sub>RIPPLE</sub>, 5 ms, 50 mV / div.  
 Lower: 18 V<sub>RIPPLE</sub>, 20 µs, 50 mV / div.

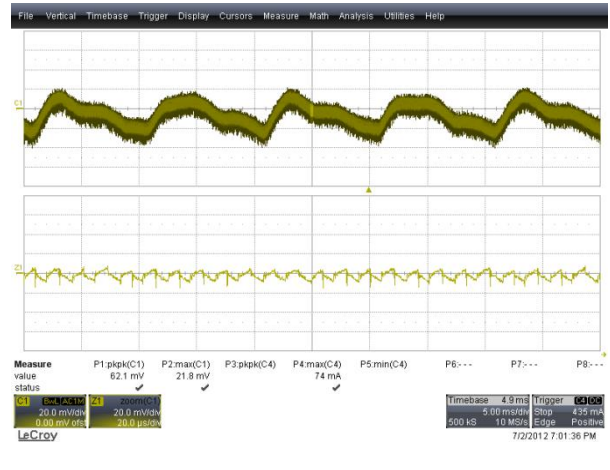




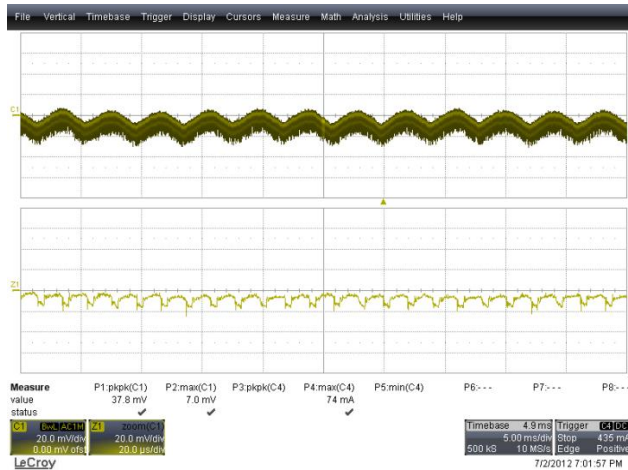
11.5.3 18V 최대 부하 및 5V 1A 일정 부하로 5V 리플 테스트



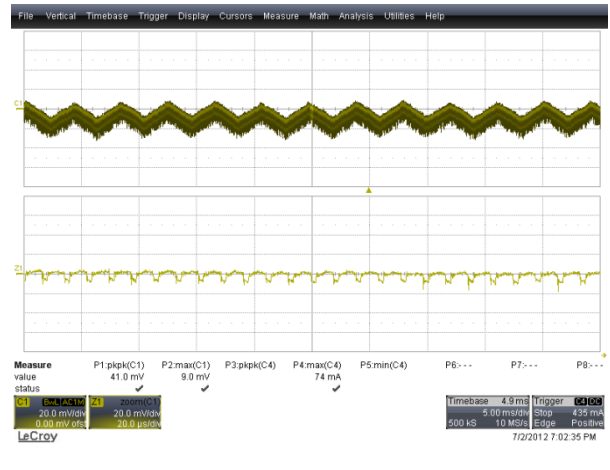
**Figure 51** – Output Ripple, 90 VAC, Full Load.  
 Upper: 5 V<sub>RIPPLE</sub>, 5 ms, 20 mV / div.  
 Lower: 5 V<sub>RIPPLE</sub>, 20 µs, 20 mV / div.



**Figure 52** – Output Ripple, 115 VAC, Full Load.  
 Upper: 5 V<sub>RIPPLE</sub>, 5 ms, 20 mV / div.  
 Lower: 5 V<sub>RIPPLE</sub>, 20 µs, 20 mV / div.



**Figure 53** – Output Ripple, 230 VAC, Full Load.  
 Upper: 5 V<sub>RIPPLE</sub>, 5 ms, 20 mV / div.  
 Lower: 5 V<sub>RIPPLE</sub>, 20 µs, 20 mV / div.

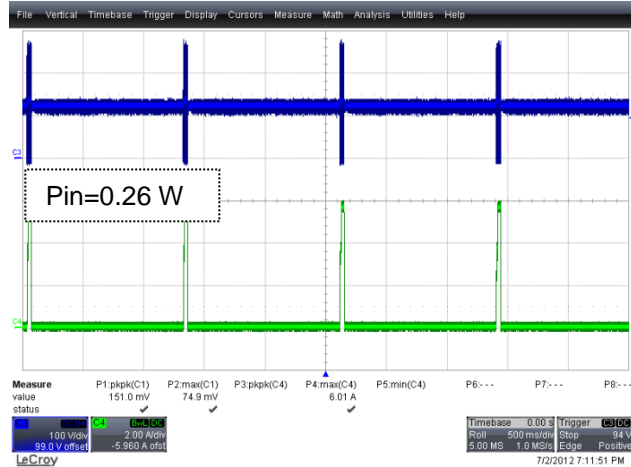


**Figure 54** – Output Ripple, 265VAC, Full Load.  
 Upper: 5 V<sub>RIPPLE</sub>, 5 ms, 20 mV / div.  
 Lower: 5 V<sub>RIPPLE</sub>, 20 µs, 20 mV / div.

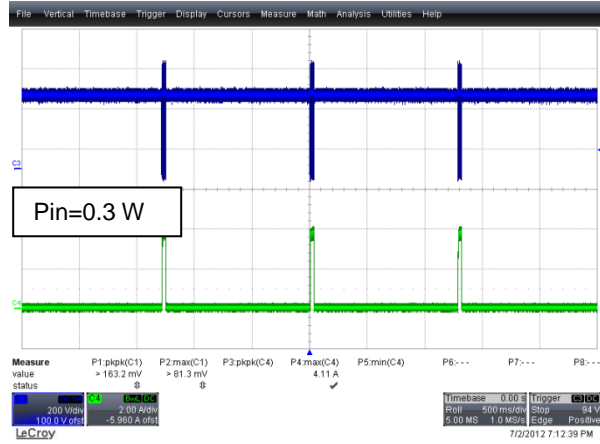


## 12 보호 기능

### 12.1 회로 단락 상태에서 오토 리스타트



**Figure 55** – Short-Circuit, 90 VAC.  
Upper:  $V_{DS}$ , 100 V / div.  
Lower: 5  $V_{LOAD}$ , 500 ms, 2 A / div.



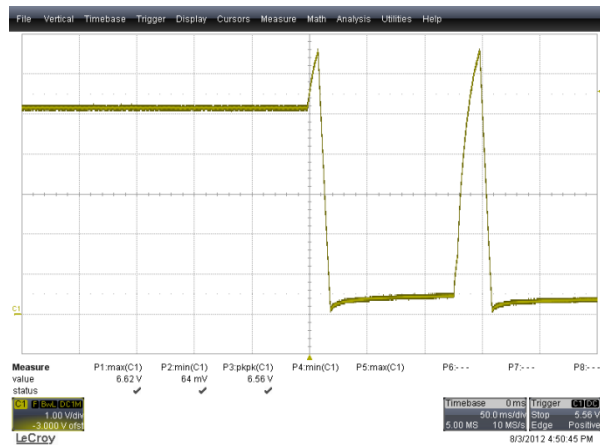
**Figure 56** – Short-Circuit, 265 VAC.  
Upper:  $V_{DS}$ , 200 V / div.  
Lower: 5  $V_{LOAD}$ , 500 ms, 2 A / div.

### 12.2 출력 과전압 보호

Output OVP was tested by connecting a 100 kΩ resistor between CP pin and BP pin output.



**Figure 57** – Output OVP, 265 VAC, Standby Load.  
 $V_{OUT}$ , 5 V, 1 V, 500 ms / div.

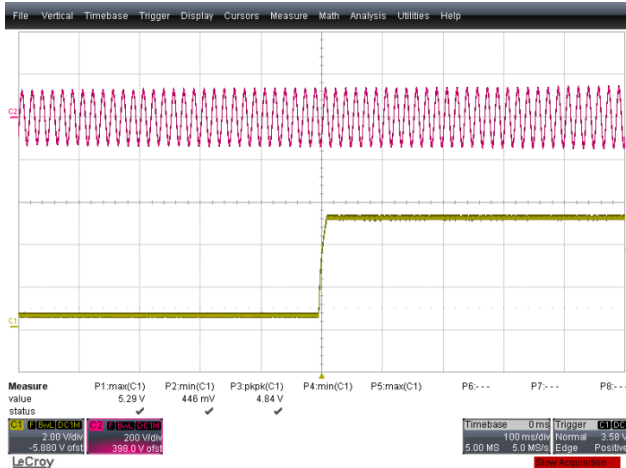


**Figure 58** – Output OVP, 265 VAC, Full Load.  
 $V_{OUT}$ , 5 V, 1 V, 50 ms / div.

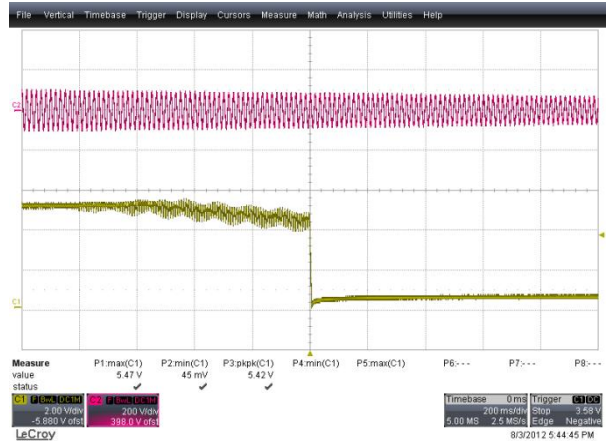


### 12.3 브라운인 및 브라운아웃 테스트

At full load, AC input was transient from 0 VAC to 120 VAC for brown-in test and from 120 VAC to 0 VAC for brown-out test. Slew rate of input voltage is 12 VAC/S for brown-in and brown-out test.



**Figure 59** – Brown-In Test, Full Load.  
 Upper: VAC, 200 V / div.  
 Lower: 5 V<sub>OUT</sub>, 2 V, 100 ms / div.



**Figure 60** – Brown-In Test, Full Load.  
 Upper: VAC, 200 V / div.  
 Lower: 5 V<sub>OUT</sub>, 2 V, 200 ms / div.

### 13 라인 서지

Differential input line 1.2/50  $\mu$ s surge testing was conducted on a single test unit to IEC61000-4-5. Input voltage was set at 230 VAC. Resistor loads were used for both outputs (5 V/1 A and 18 V/0.67 A). Output regulation was verified after the test.

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Results (Pass/Fail # Strikes)
<b>D.M.</b>		<b>(2U source)</b>		<b>10 Strikes each Level</b>
+1000	230	L1 to L2	90	Pass
-1000	230	L1 to L2	270	Pass
<b>C.M.</b>		<b>(12U source)</b>		
+2000	230	L1, L2 to PE	90	Pass
-2000	230	L1, L2 to PE	270	Pass

### 14 ESD

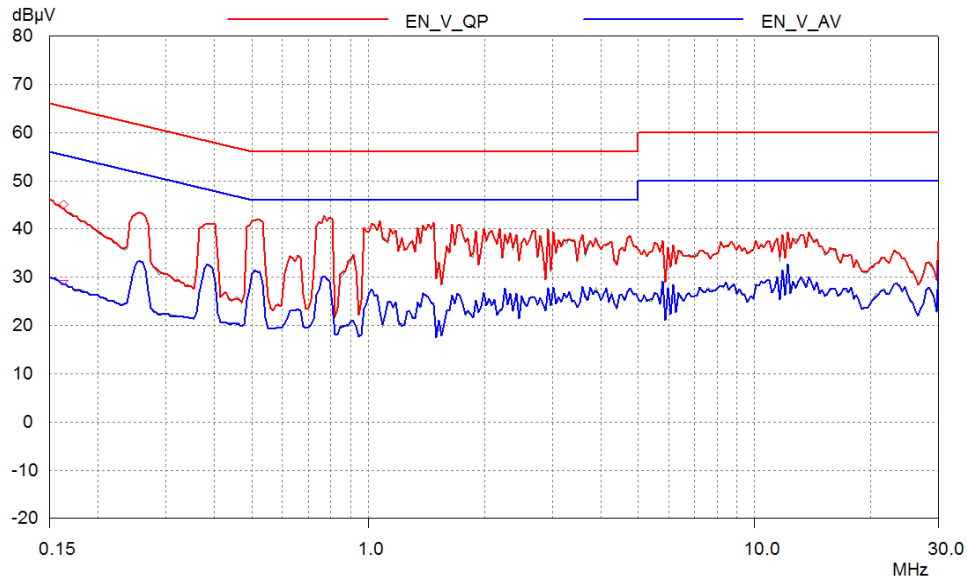
ESD passes at 8 kV for contact discharge and 15kV for air discharge, no output glitch and latch off was found during the test.

Device	Discharge Type	Discharge Location	Voltage	# of Events (1/sec)	Remarks
LNK6774V	Contact	+ Output Terminal	+8 kV	10	PASS
			-8 kV	10	PASS
		- Output Terminal	+8 kV	10	PASS
			-8 kV	10	PASS
	Air	+ Output Terminal	+15 kV	10	PASS
			-15 kV	10	PASS
		- Output Terminal	+15 kV	10	PASS
			-15 kV	10	PASS

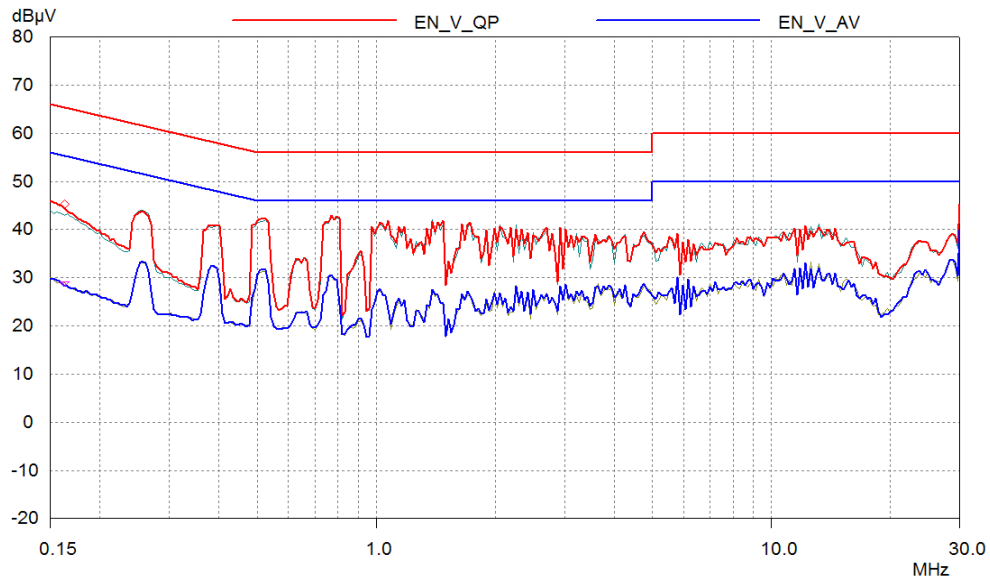


## 15 플 부하에서 EMI 테스트

At 115 VAC and 230 VAC, conducted emissions tests were performed at full load (0.67A DC load for 18 V and 1 A DC load for 5 V). Composite EN55022B / CISPR22B conducted limits are shown. All the tests show excellent EMI performance.



**Figure 61** – Conducted EMI at 115 VAC 60 Hz, Full Load, Output Return Connected to Ground.



**Figure 62** – Conducted EMI at 115 VAC 60 Hz, Full Load, Output Return Connected to Artificial Hand.



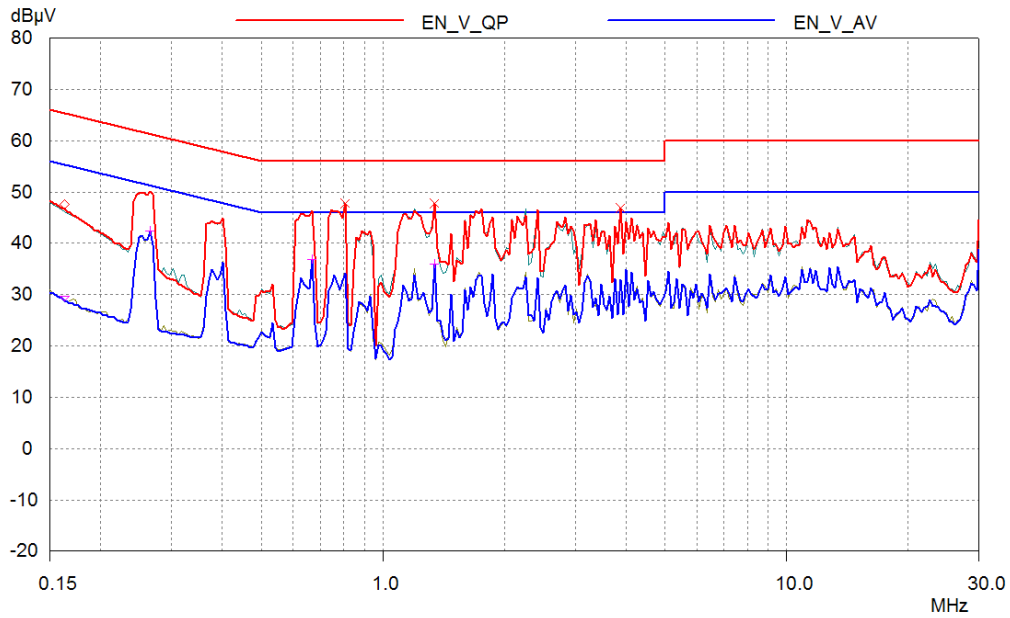


Figure 63 – Conducted EMI at 230 VAC 60 Hz, Full Load, Output Return Connected to Ground.

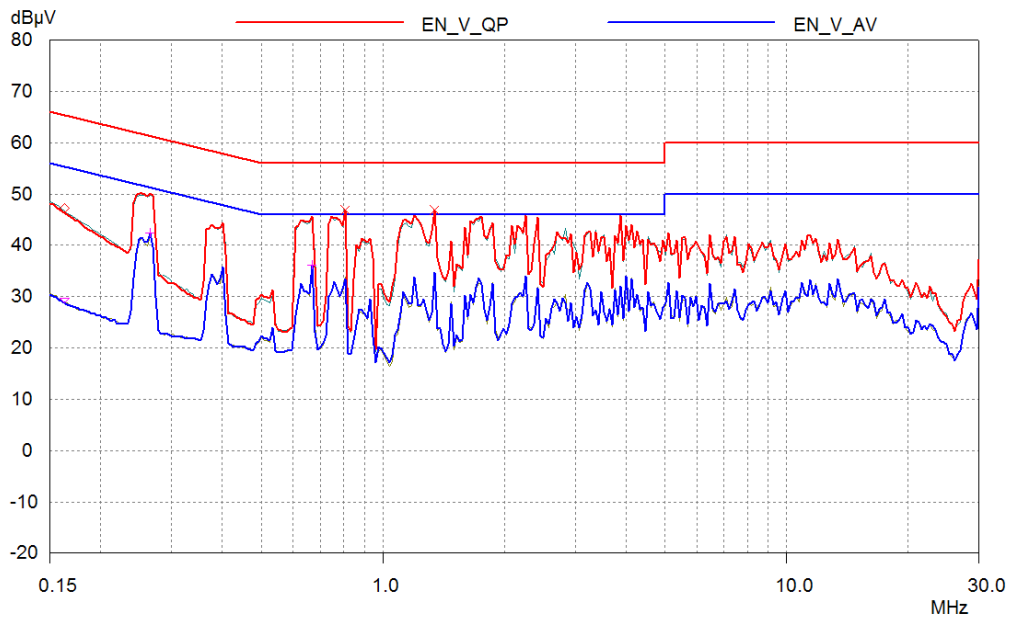


Figure 64 – Conducted EMI at 230 VAC 60 Hz, Full Load, Output Return Connected to Artificial Hand.



**16 개정 내역**

<b>Date</b>	<b>Author</b>	<b>Revision</b>	<b>Description &amp; changes</b>	<b>Reviewed</b>
28-Sep-12	KM	2.2	Initial Release	Marketing and Apps



## 최신 업데이트에 대한 자세한 내용은 당사 웹사이트([www.powerint.com](http://www.powerint.com))를 참고하십시오.

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 여기서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. 파워 인테그레이션스(Power Integrations)는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

### 특허 정보

여기에 설명한 제품 및 애플리케이션(제품의 외장 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허의 대상이 되거나 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허 신청의 대상이 될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 [www.powerint.com](http://www.powerint.com) 에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <http://www.powerint.com/ip.htm> 에 명시된 특정 특허권에 따라 라이선스를 부여합니다.

PI 로고, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, StackFET, PI Expert 및 PI FACTS 는 Power Integrations, Inc 의 상표입니다. 다른 상표는 각 회사 고유의 자산입니다. ©Copyright 2013 Power Integrations, Inc.

## 파워 인테그레이션스(Power Integrations) 전 세계 판매 지원 지역

### 세계 본사

5245 Hellyer Avenue  
San Jose, CA 95138, USA.  
본사 전화: +1-408-414-9200  
고객 서비스:  
전화: +1-408-414-9665  
팩스: +1-408-414-9765  
전자 메일: [usasales@powerint.com](mailto:usasales@powerint.com)

### 독일

Lindwurmstrasse 114  
80337, Munich  
Germany  
전화: +49-895-527-39110  
팩스: +49-895-527-39200  
전자 메일: [eurossales@powerint.com](mailto:eurossales@powerint.com)

### 일본

Kosei Dai-3 Building  
2-12-11, Shin-Yokohama,  
Kohoku-ku, Yokohama-shi,  
Kanagawa 222-0033  
Japan  
전화: +81-45-471-1021  
팩스: +81-45-471-3717  
전자 메일: [japansales@powerint.com](mailto:japansales@powerint.com)

### 대만

5F, No. 318, Nei Hu Rd.,  
Sec. 1  
Nei Hu District  
Taipei 11493, Taiwan R.O.C.  
전화: +886-2-2659-4570  
팩스: +886-2-2659-4550  
전자 메일: [taiwansales@powerint.com](mailto:taiwansales@powerint.com)

### 중국(상하이)

Rm 1601/1610, Tower 1,  
Kerry Everbright City  
No. 218 Tianmu Road West,  
Shanghai, P.R.C. 200070  
전화: +86-21-6354-6323  
팩스: +86-21-6354-6325  
전자 메일: [chinasales@powerint.com](mailto:chinasales@powerint.com)

### 인도

#1, 14<sup>th</sup> Main Road  
Vasanthanagar  
Bangalore-560052  
India  
전화: +91-80-4113-8020  
팩스: +91-80-4113-8023  
전자 메일: [indiasales@powerint.com](mailto:indiasales@powerint.com)

### 한국

RM 602, 6FL  
Korea City Air Terminal B/D,  
159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728 Korea  
전화: +82-2-2016-6610  
팩스: +82-2-2016-6630  
전자 메일: [koreasales@powerint.com](mailto:koreasales@powerint.com)

### 유럽 본사

1st Floor, St. James's House  
East Street, Farnham  
Surrey GU9 7TJ  
United Kingdom  
전화: +44 (0) 1252-730-141  
팩스: +44 (0) 1252-727-689  
전자 메일: [eurossales@powerint.com](mailto:eurossales@powerint.com)

### 중국(셴젠)

3rd Floor, Block A,  
Zhongtuo International Business  
Center, No. 1061, Xiang Mei Rd,  
FuTian District, ShenZhen,  
China, 518040  
전화: +86-755-8379-3243  
팩스: +86-755-8379-5828  
전자 메일: [chinasales@powerint.com](mailto:chinasales@powerint.com)

### 이탈리아

Via Milanese 20, 3<sup>rd</sup> Fl.  
20099 Sesto San Giovanni  
(MI) Italy  
전화: +39-024-550-8701  
팩스: +39-028-928-6009  
전자 메일: [eurossales@powerint.com](mailto:eurossales@powerint.com)

### 싱가포르

51 Newton Road,  
#19-01/05 Goldhill Plaza  
Singapore, 308900  
전화: +65-6358-2160  
팩스: +65-6358-2015  
전자 메일: [singaporesales@powerint.com](mailto:singaporesales@powerint.com)

### 애플리케이션 문의 전화

전 세계 통합 번호 +1-408-414-9660

### 애플리케이션 문의 팩스

전 세계 통합 번호 +1-408-414-9760

